

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2001 年 5 月 31 日 (31.05.2001)

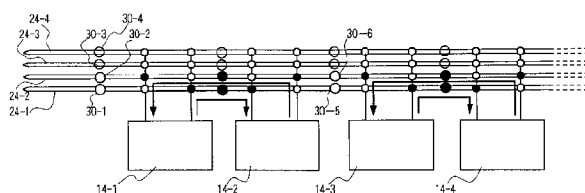
PCT

(10) 国際公開番号
WO 01/38967 A1

- (51) 国際特許分類: G06F 7/24 神奈川区松見町4丁目 1101番地7 コートハウス菊名 804号 Kanagawa (JP).
- (21) 国際出願番号: PCT/JP00/08209
- (22) 国際出願日: 2000 年 11 月 21 日 (21.11.2000)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願平 11/330997
1999 年 11 月 22 日 (22.11.1999) JP
- (71) 出願人 (米国を除く全ての指定国について): ターボデータラボラトリー有限公司 (TURBO DATA LABORATORY INC.) [JP/JP]; 〒111-0036 東京都台東区松が谷1-9-12 SPKビルディング604号 Tokyo (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 古庄晋二 (FURUSHO, Shinji) [JP/JP]; 〒221-0005 神奈川県横浜市
- (74) 代理人: 弁理士 窪田英一郎, 外(KUBOTA, Eiichiro et al.); 〒107-0052 東京都港区赤坂2丁目21番8号 赤坂山田ビル1階 Tokyo (JP).
- (81) 指定国 (国内): CA, CN, KR, US.
- (84) 指定国 (広域): ヨーロッパ特許 (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, TR).
- 添付公開書類:
— 国際調査報告書
- 2 文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(54) Title: INFORMATION PROCESSING SYSTEM

(54) 発明の名称: 情報処理システム



(57) Abstract: Sorting of an array at very high speed in a stable processing time is realized. In a distributed memory information processing device, presentation memory modules (14-1, 14-3) gives an element sorted therein together with the order number to judgment memory modules (14-2, 14-4) through buses (24) divided by switches (30). The judgment memory modules calculate a virtual order number which represents a candidate of the order number of the received element on the basis of the given order number, and return the virtual order number to the presentation memory modules through other buses (24). On receiving the virtual order number, the presentation memory modules update the order number of the element according to the virtual order number.

[続葉有]

WO 01/38967 A1



(57) 要約:

本発明は、著しく高速に、かつ、安定した処理時間で、配列のソートなどを
実現する。分散メモリ型の情報処理装置において、提示メモリモジュール 14-1、
14-3 が自己のメモリモジュール内でソートされた要素を順位番号とともに、ス
イッチ 30 などにより分割されたバス 24 を介して、判定メモリモジュール 14
-2、14-4 に与える。判定メモリモジュールは、与えられた順位番号に基づき、
受理した要素の順位番号の候補を示す仮想順位番号を算出して、当該仮想順位番
号を、他のバス 24 を介して、提示メモリモジュールに返送する。提示メモリモ
ジュールは、前記仮想順位番号を受理した場合に、当該仮想順位番号にしたがっ
て、要素の順位番号を更新する。

明 細 書

情報処理システム

発明の属する技術分野

- 5 本発明は、分散メモリ型の情報処理装置に関し、より詳細には、極めて高速にソート、コンパイルおよびジョインの処理を実現可能な情報処理装置に関する。

発 明 の 背 景

- 10 社会全体のさまざまな場所にコンピュータが導入され、インターネットをはじめとするネットワークが浸透した今日では、そこそこで、大規模なデータが蓄積されるようになった。このような大規模データを処理するには、膨大な計算が必要で、そのために並列処理を導入しようと試みるのは自然である。

- 15 さて、並列処理アーキテクチャは「共有メモリ型」と「分散メモリ型」に大別される。前者（「共有メモリ型」）は、複数のプロセッサが1つの巨大なメモリ空間を共有する方式である。この方式では、プロセッサ群と共有メモリ間のトラフィックがボトルネックとなるので、百を越えるプロセッサを用いて現実的なシステムを構築することは容易ではない。したがって、例えば10億個の浮動小数点変数の平方根を計算する際、単一CPUに対する加速比は、せいぜい100倍ということになる。経験的には、30倍程度が上限である。

- 20 後者（「分散メモリ型」）は、各プロセッサがそれぞれローカルなメモリを持ち、これらを結合してシステムを構築する。この方式では、数百～数万ものプロセッサを組み込んだハードウェアシステムの設計が可能である。したがって、上記10億個の浮動小数点変数の平方根を計算する際の単一CPUに対する加速比を、数百～数万倍とすることが可能である。

- 25 数百を越える多数のプロセッサによる並列処理の潜在的需要は大きいといわれているが、上述したように、現在の現実的なハードウェア技術でこれを実現しようとする、分散メモリ型以外の手法による設計は困難である。

分散メモリ型においては、個々のプロセッサに付属するメモリの容量が小さいため、並列処理の主たる目的の一つである大規模データ（通常は、配列）の保持および処理において、これを複数プロセッサおよびそれぞれに付属するメモリが分掌する必要がある。

5 しかしながら、複数プロセッサおよびそれぞれに付属するメモリが配列を分掌する場合には、バス上のデータの衝突を防止するためのバス調停が困難であり、各プロセッサが並列的に作動できなければ、プロセッサの利用効率を向上できず、その結果、処理の高速化を図ることができないなどの問題点がある。そこで、本発明は、以下のように、種々の目的を達成する。

10 (1) アルゴリズム的にバス上のデータの衝突が発生せず、バス調停が不要であり、これにより、バスのバンド幅をフルに生かして処理速度を向上させる。

(2) プロセッサ（好ましくは複数のプロセッサ）とメモリとを備えたメモリモジュールを多数組み合わせ、これらによる並列処理を可能とし、それぞれのメモリモジュールを有効利用し、かつ、各メモリモジュール内のプロセッサに独立した処理を割り当てられるようにし、これにより、メモリモジュールの有効利用により処理速度をさらに向上させる。

(3) ソート対象のデータの大きさを「N」とした場合に、 $O(N)$ のデータの大きさしか必要としない。(従来のソート処理では、最悪の場合に $O(N * N)$ や $O(N * \log(N))$ のデータ量を必要とし得る。)

20 (4) 処理時間が安定しており、最悪の場合でも、予想可能な処理速度が保証される。

つまり、本発明は、著しく高速に、かつ、安定した処理時間で、配列のソートなどが可能な情報処理装置を提供することを目的とする。

25 発 明 の 開 示

本発明の目的は、CPUモジュールと、それぞれがMPUおよびRAMコアとを有する複数のメモリモジュールと、前記CPUとメモリモジュールとの接続、および／または、任意のメモリモジュール間の接続をなす複数組のバスとを備え、

前記一以上のメモリモジュールにより把握される配列に関する処理が、CPUから各メモリモジュールのMPUに与えられるインストラクションにより、各メモリモジュールのMPUの作動により実行されるように構成された分散メモリ型情報処理システムであって、前記メモリモジュールのMPUが、自己の把握する配

5 列の部分を構成する要素のソートを実行して、前記要素を特定の順序にしたがって並べ替えるソート手段と、前記自己の把握する前記部分が配列中に占める位置にしたがって、前記ソートされた要素を、その順位番号とともに、他のメモリモジュールに所定のバスを介して伝達し、或いは、所定のバスを介して、他のメモリモジュールからの前記要素および順位番号を受理するI/Oと、前記要素および順位番号を受理した場合に、自己の把握する要素との比較により、受理した要素の順位番号の候補である仮想順位番号を算出して、前記他のメモリモジュールに返送する順位番号算出手段と、前記仮想順位番号を受理した場合に、当該仮想順位番号にしたがって、要素の順位を確定する順位確定手段とを備え、前記要素および順位番号を送出する側の提示メモリモジュールと、前記要素および順位番

10 号受理して仮想順位番号を算出する側の判定メモリモジュールとの通信により、前記配列の要素の順位番号を確定することを特徴とする情報処理システムにより達成される。

本発明によれば、提示メモリモジュールによる要素および順位番号の提示があるバスを介して実行され、判定メモリモジュールにより仮想順位番号が算出され、

20 当該仮想順位番号が、他のバスを介して、提示メモリモジュールに与えられる。したがって、提示メモリモジュールおよび判定メモリモジュールにおいて、並列的にソート処理を進めることができ、かつ、バスの衝突も回避することが可能となる。

本発明の好ましい実施態様においては、前記メモリモジュールが、確定した順位番号にしたがって、処理対象となる要素を特定して何れかのバスに送出する要素特定／送出手段と、前回の処理対象となった要素と送出された要素とを比較する要素比較手段と、同一の要素が送出された場合には、その値をカウントアップする、同一の要素の存在数を示す同一値個数カウンタとを備え、前記要素比較手

25

段が、前回の処理対象となった要素と送出された要素とが異なると判断した場合に、前回の処理対象となった要素、および、当該要素に関する同一値個数カウンタの値を関連付けて何れかの送出するように構成され、さらに、何れかのメモリモジュールが、送出された前回の処理対象となった要素および関連するカウンタの値を受理して、これらを関連付け、かつ、受理した順序で配置する配列を備えている。

この実施態様によれば、何れかのメモリモジュールにおいて、要素およびその重複数が、所定の順序で受理され、これにより、重複のない要素の配列、および、各要素の存在数を示す配列を作成することが可能となる。すなわち、これにより、
10 重複のない要素のリスト、および、もとの配列において各要素の存在する数を容易に把握することができる。

本発明の別の実施態様によれば、前記メモリモジュールが、前記要素比較手段が、前回の処理対象となった要素と送出された要素とが異なると判断した場合に、その値をカウントアップする、重複のない順位番号を示す値番号カウンタと、送出された要素に関して、前回の処理対象となった要素と送出された要素とが同一の場合には値番号カウンタの値を、重複のない当該要素の順位番号と決定し、その一方、これらが異なる場合には、カウントアップされた値番号カウンタの値を、重複のない当該要素の順位番号と決定して、当該順位番号を更新する順位番号更新手段とを備えている。

20 この実施態様によれば、配列の要素に付与された順位番号を、要素の重複を排除した状態のものに変換することが可能となる。

また、本発明の目的は、CPUモジュールと、それぞれがMPUおよびRAMコアとを有する複数のメモリモジュールと、前記CPUとメモリモジュールとの接続、および／または、任意のメモリモジュール間の接続をなす複数組のバスとを備え、前記一以上のメモリモジュールにより把握される配列に関する処理が、
25 CPUから各メモリモジュールのMPUに与えられるインストラクションにより、各メモリモジュールのMPUの作動により実行されるように構成された分散メモリ型情報処理システムを利用した配列のソート方法であって、

(a) メモリモジュールにおいて、自己が把握する配列の部分構成する要素をソートするステップと、

(b) 前記自己の把握する前記部分が配列中に占める位置にしたがって、前記配列の部分構成するメモリモジュールのうち、要素および順位番号を送出する側の提示メモリモジュール、および、要素および順位番号を受理する側の判定メモリモジュールを決定するステップと、

(c) 提示メモリモジュールにおいて、ソートされた要素を、その順位番号とともに、他のメモリモジュールに所定のバスを介して伝達するステップと、

(d) 判定メモリモジュールにおいて、所定のバスを介して他のメモリモジュールからの前記要素および順位番号を受理するステップと、

(e) 前記判定メモリモジュールにおいて、当該判定メモリモジュールが把握する要素の順位番号に基づき、受理した要素の順位番号の候補を示す仮想順位番号を算出して、当該仮想順位番号を、前記提示メモリモジュールに返送するステップと、

(f) 前記提示メモリモジュールにおいて、前記仮想順位番号を受理した場合に、当該仮想順位番号にしたがって、要素の順位番号を更新するステップと、

(g) 前記ステップ(d)～(f)が終了するごとに、当該ステップ(d)～(f)により所定の順位番号が付された要素に関する提示メモリモジュールと判定メモリモジュールからなるメモリモジュール群を、それぞれ、提示メモリモジュール群、および、判定メモリモジュール群の一方として、ステップ(d)～(f)を繰り返すことにより、各メモリモジュール群における要素の順位番号を更新することにより、配列の各要素の順位番号を確定することを特徴とするソート方法によっても達成される。

上記発明によれば、提示メモリモジュールにおける演算、提示メモリモジュールにおける要素および順位番号の送出、判定メモリモジュール群における演算、提示メモリモジュールにおける仮想順位番号の送出が、並列的に実行でき、かつ、バスの衝突も回避することができる。すなわち、これにより、著しく高速に、ソート処理（配列の要素への順位番号付与）を実現することが可能となる。また、

使用するメモリ量も、 $O(N)$ に抑制することが可能となる。

上記発明の好ましい実施態様においては、ステップ(e)が、

(e1) 受理した要素より前方に位置すべき要素の数を示す前方挿入数と、前方に位置すべき要素に関する順位番号と、受理した順位番号とに基づき、仮想順位番号を算出するステップを含む。

また、さらに好ましい実施態様においては、ステップ(f)が、

(f1) 受理した仮想順位番号を、ステップ(c)にて送出した要素の順位番号に代入するステップを含む。

本発明の好ましい実施態様においては、さらに、

(h) 提示メモリモジュール群において、当該提示メモリモジュール群を構成するメモリモジュールにて把握されている要素が、当該メモリモジュール群においていくつ存在しているかを示す重複数を算出するステップを備え、

前記ステップ(c)が、

(c1) 同一の要素を重複して伝達しないように、ソートされた要素を、その順位番号および重複数とともに、他のメモリモジュールに伝達するステップを含み、

前記ステップ(e)が、

(e2) 受理した要素より前方に位置すべき要素の数を示す前方挿入数と、前方に位置すべき要素に関する順位番号と、受理した順位番号および重複数とに基づき、仮想順位番号を算出するステップを含み、かつ、

前記ステップ(f)が、

(f2) 仮想順位番号と、ステップ(c)における要素の送出時の順位番号との差に基づき、当該要素と同一の要素の順位番号を決定するステップを含む。

この実施態様によれば、提示メモリモジュールは、同じ要素を何度も送出する必要がない。また、ある要素の重複数を算出すると、当該要素の順位番号および重複数を、判定メモリモジュールに送信し、判定メモリモジュールでは、当該要素にかかる仮想順位番号の算出を実行することができる。すなわち、これにより、メモリモジュールの利用効率を下げることを防止できる。

さらに好ましい実施態様においては、初期的に提示メモリモジュールが単独の

メモリモジュールであり、かつ、受信モジュールも単独のメモリモジュールであり、(d)～(f)のステップが終了する毎に、 n (n : 1以上の整数)がインクリメントされるような 2^n のメモリモジュールからなる提示メモリモジュール群と、 2^n のメモリモジュールからなる判定メモリモジュール群が形成される。

- 5 上述したように、 2^n のメモリモジュールを用いると、好適に、ソート処理を実現することが可能となる。

また、本発明の別の実施態様においては、上記ソート方法により、配列をソートし、かつ、当該ソートされた配列に基づき、前記配列中の要素が、重複なく、かつ、所定の順序にて配置された新たな配列を生成するコンパイル方法は、

- 10 (i) 所定のメモリモジュールにおいて、順位番号にしたがって処理対象となる要素を送出するステップと、

- (j) 前回の処理対象となった要素と同一の要素が送出的た場合には、同一の要素の存在数を示す同一値個数カウンタをカウントアップし、その一方、前回の処理対象となった要素と異なる要素が送出的た場合には、前回の処理対象とな
- 15 った要素、および、当該要素に関する同一値個数カウンタの値を関連付けて、これらを送出するステップと、

(k) 前回の処理対象となった要素、および、関連する同一値カウンタの値を受理して、これらを関連付けて新たな配列中に配置するステップとを備え、

- (l) ステップ(i)～(j)を繰り返すことにより、前記新たな配列中に、要素およびその存在数が関連付けられて配置されることを特徴とする。
- 20

また、上記コンパイル方法は、さらに、

(m) 何れかのモジュールにおいて、ステップ(j)にて送出的た要素および関連する同一値個数カウンタの値をモニターするステップを備え、

当該何れかのモジュールにより、ステップ(k)が実行されても良い。

- 25 また、上記コンパイル方法は、

(n) 当該配列の要素を把握するメモリモジュールにおいて、処理対象となっている要素の順位番号および当該要素の存在数をそれぞれ格納する順位番号カウンタおよび同一値個数カウンタを設けるとともに、および、前回の処理対象とな

った要素を一時的に格納するレジスタを設けるステップと、

(o) 順位番号にしたがって、当該順位番号が付された要素を把握するメモリモジュールにおいて、当該要素を第1のバスに送出するステップと、

(p) 配列の要素を把握するメモリモジュールにおいて、受理した要素とレジスタの内容とを比較して、これらが一致する場合には、存在数をカウントアップする一方、これらが一致しない場合には、レジスタの内容および存在数カウンタの値を、第2のバスに送出した後に、レジスタの内容および存在数カウンタの値を更新するステップと、

(q) 何れかのメモリモジュールにおいて、前記レジスタの内容および存在数カウンタの値を、それぞれ要素および当該要素の存在数として、配列中に配置するステップとを備えても良い。

ステップ(n)は、さらに、

(n1) 処理対象となっている要素に関して、重複のない順位番号を格納する値カウンタを設けるステップを含み、

前記ステップ(p)は、

(p1) 受理した要素とレジスタの内容とを比較して、これらが一致する場合に、当該処理対象となる要素の順位番号に、値番号カウンタの値を付与する一方、これらが一致しない場合に、値番号カウンタをカウントアップし、処理対象となる要素の順位番号に、カウントアップされた値番号カウンタの値を付与するステップを含むのが、さらに望ましい。

また、本発明の別の実施態様において、上記ソート方法および上記コンパイル方法を用いて、複数の配列の共有化を実現する配列のジョイン方法は、

(r) 複数の配列を合併して、これら配列の要素の各々に順位番号を付す前記ソート方法にかかる処理を実行するステップと、

(s) 前記合併した配列中の要素およびその順位番号にしたがって、前記コンパイル方法にかかる処理を実行し、重複した要素の存在しない新たな配列を生成するステップとを備えている。

すなわち、所望の配列を併合した状態で、本発明にかかるソート方法およびコ

ンパイル方法を施すことにより、要素の重複を排除した、ジョインされた配列を得ることが可能となる。

さらに別の実施態様において、CPUモジュールと、それぞれがMPUおよびRAMコアとを有する複数のメモリモジュールと、前記CPUとメモリモジュールとの接続、および／または、任意のメモリモジュール間の接続をなす複数組のバスとを備え、前記一以上のメモリモジュールにより把握される配列に関する処理が、CPUから各メモリモジュールのMPUに与えられるインストラクションにより、各メモリモジュールのMPUの作動により実行されるように構成された分散メモリ型情報処理システムを利用した複数の配列のジョイン方法は、

10 上記ソート方法および上記コンパイル方法を用いており、かつ、メモリモジュールが、それぞれ、レコード番号に基づき、要素を格納した配列である値リストにおける所定の要素を指定するために、レコード番号に対応する位置に、値リストを示すポインタ値を配置したポインタ配列を備え、

(r1) 複数の値リストを合併して、これら配列の要素の各々に順位番号を付す前
15 記ソート方法にかかる処理を実行するステップと、

(t) 前記合併した値リスト中の要素およびその順位番号にしたがって、前記コンパイル方法にかかる処理を実行し、重複した要素の存在しない新たな値リストを生成するとともに、前記要素の順位番号を、重複した要素の存在しない場合の当該要素の順位番号に更新するステップと、

20 (u) 前記重複した要素の存在しない場合の要素の順位番号からなる配列を、新たな値リストを示すための、新たなポインタ配列とするステップとを備えている。

図面の簡単な説明

本発明の目的および他の目的は、添付図面とともに実施例を参照することによりより明らかになるであろう。ここに、

図1は、本発明の実施の形態にかかるコンピュータシステムの構成を示すブロックダイアグラムである。

図2は、本実施の形態にかかるメモリモジュールの概略を示すブロックダイア

グラムである。

図3は、本実施の形態にかかるメモリモジュール間のパイプライン処理を説明するための図である。

図4は、本実施の形態にかかる多空間メモリの下での、メモリモジュール14
5の構造を説明するための図である。

図5は、本実施の形態におけるメモリモジュールへのアクセスを説明するための図である。

図6は、第1の実施の形態にかかるソート処理を施す配列の一例を示す図である。

10 図7は、第1の実施の形態にかかるソート処理の処理手順を示すフローチャートである。

図8は、第1の実施の形態にかかるソート処理を実施する際のメモリモジュール間の接続を示すブロックダイヤグラムである。

図9は、図8に示すメモリモジュール間の接続を模式的に示す図である。

15 図10は、第1の実施の形態にかかるソート処理における配列中の要素への番号付与を示す図である。

図11は、第1の実施の形態にかかるソート処理における配列中の要素への順位番号付与を示す図である。

図12は、第1の実施の形態にかかるソート処理における配列中の要素への番
20号付与を示す図である。

図13A～Cは、第1の実施の形態にかかるメモリモジュールのペア間の順位番号処理を示すフローチャートである。

図14は、図8に示すメモリモジュールに関する、2つのメモリモジュール群の接続例を示すブロックダイヤグラムである。

25 図15は、図14に示す接続例を模式的に示す図である。

図16は、第1の実施の形態にかかるソート処理における配列中の要素への順位番号付与を示す図である。

図17は、第1の実施の形態にかかるソート処理における配列中の要素への順位

位番号付与を示す図である。

図18は、第1の実施の形態にかかるソート処理における配列中の要素への順位番号付与を示す図である。

図19は、第1の実施の形態にかかるソート処理における配列中の要素への順位番号付与を示す図である。

図20は、第1の実施の形態にかかるソート処理におけるメモリモジュールの組み合わせを説明するための図である。

図21は、第1の実施の形態にかかるソート処理の結果得られた順位番号にしたがって、新たな配列を生成する場合のメモリモジュールの接続例を示す図である。

図22は、第1の実施の形態にかかるソート処理の結果得られた順位番号にしたがって、新たな配列を生成する場合のメモリモジュールの他の接続例を示す図である。

図23は、第2の実施の形態にかかるソート処理におけるメモリモジュールの接続例を模式的に示す図である。

図24は、第2の実施の形態にかかるメモリモジュール群における重複数を算出するための処理を説明するための図である。

図25は、第2の実施の形態にかかるメモリモジュール群における重複数を算出するための処理を説明するための図である。

図26は、第2の実施の形態にかかるメモリモジュール群における重複数を算出するための処理を示すフローチャートである。

図27は、第2の実施の形態にかかるメモリモジュール群における重複数を算出するための処理を説明するための図である。

図28は、第2の実施の形態にかかるメモリモジュール群における重複数を算出するための処理を説明するための図である。

図29は、第2の実施の形態にかかるメモリモジュール群における重複数を算出するための処理を説明するための図である。

図30は、第2の実施の形態にかかるメモリモジュール群における重複数を算

出するための処理を説明するための図である。

図3 1 A～Cは、重複した要素の送出を排除したソート処理を示すフローチャートである。

図3 2は、本発明の第3の実施の形態にかかるコンパイル処理におけるメモリ
5 モジュールの接続例を模式的に示す図である。

図3 3は、第3の実施の形態にかかるコンパイル処理を示すフローチャートである。

図3 4は、第3の実施の形態にかかるメモリモジュール群におけるコンパイル
処理を説明するための図である。

10 図3 5は、第3の実施の形態にかかるメモリモジュール群におけるコンパイル
処理を説明するための図である。

図3 6は、第3の実施の形態にかかるメモリモジュール群におけるコンパイル
処理を説明するための図である。

図3 7は、第3の実施の形態にかかるメモリモジュール群におけるコンパイル
15 処理を説明するための図である。

図3 8は、第3の実施の形態にかかるメモリモジュール群におけるコンパイル
処理を説明するための図である。

図3 9は、第3の実施の形態にかかるメモリモジュール群におけるコンパイル
処理を説明するための図である。

20 図4 0は、本発明の第4の実施の形態にかかる共有化処理を示すフローチャート
である。

図4 1は、第4の実施の形態にかかるメモリモジュール群におけるジョイン処
理を説明するための図である。

図4 2は、第4の実施の形態にかかるメモリモジュール群におけるジョイン処
25 理を説明するための図である。

図4 3は、第4の実施の形態にかかるメモリモジュール群におけるジョイン処
理を説明するための図である。

図4 4は、第4の実施の形態にかかるメモリモジュール群におけるジョイン処

理を説明するための図である。

図45は、本発明の他の応用例におけるメモリモジュール群の接続を概略的に示す図である。

5 発明の好ましい実施形態の説明

[ハードウェア構成]

以下、添付図面を参照して、本発明の実施の形態につき説明を加える。図1は、本発明の実施の形態にかかるコンピュータシステムの構成を示すブロックダイアグラムである。図1に示すように、コンピュータシステム10は、単一命令による並列演算を実現するCPUモジュール12と、並列演算のために必要な種々のデータを記憶するメモリモジュール14-1、14-2、14-3、…と、必要なプログラムやデータを記憶する固定記憶装置16と、キーボードやマウスなどの入力装置18と、CRTなどからなる表示装置20と、種々の形式のデータ等が記憶されているレガシーメモリ22とを備えている。また、バス24-1、24-2、…において、CPUモジュール12、各メモリモジュール14との接点には、スイッチ28-1、28-2、28-3、…などが配設され、選択された回路要素間における情報の授受が可能となっている。また、CPUモジュール12とメモリモジュール14-1との間、隣接するメモリモジュール間において、バスの連結および接続をなすためのスイッチ30-1、30-2、…が設けられている。また、メモリモジュールの入力端子とバスとの接点と、当該メモリモジュールの出力端子とバスとの接点との間に、スイッチ（符号29参照）が設けられていても良い。図1において、上記スイッチは、破線の丸印にて示されている。

さらに、メモリモジュール14には、単一の入力端子および単一の出力端子だけではなく、一以上の他の端子（入出力端子など）が設けられているのが望ましい。たとえば、後述する第2の実施の形態や第3の実施の形態においては、3つ以上の端子からの入出力を用いて処理が実現されている。

CPUモジュール12と、メモリモジュール14との間には、複数のバス24-1、24-2、24-3、24-4、…とが設けられている。したがって、C

P Uモジュール12とメモリモジュール14との間、および、メモリモジュール間は、上記バスによりデータ等の授受が可能となっている。また、C P U 1 2と、メモリモジュール14との間には、制御信号ライン25が設けられ、C P U 1 2から発せられるインストラクションなどが、全てのメモリモジュール14に伝達
5 されるようになっている。

さらに、C P U 1 2と、他の構成要素（たとえば、固定記憶装置16、入力装置18など）との間には、ローカルバス26が配設されており、これらの間でもデータ等の授受が可能となっている。C P U 1 2は、固定記憶装置16に記憶され、或いは、バス26上に接続されたR A Mのような他の記憶装置（図示せず）
10 に記憶されたプログラムを読み出し、このプログラムにしたがって、以下に示すメモリモジュール14へのインストラクションの送出を含むデータの授受のほか、スイッチ28～30の制御等を実行する。また、C P U 1 2は、プログラムにしたがって、レガシーメモリ22に記憶された種々の形式のデータを受け入れて、この形式のデータを、C P U 1 2、メモリモジュール14、バス24からなる系
15 にて処理可能な一連のデータ（配列）に変換し、これらを、各メモリモジュール14に記憶させることもできる。

図2は、各メモリモジュール14の概略を示すブロックダイヤグラムである。図2に示すように、メモリモジュール14は、C P Uモジュール12から与えられるクロックなど同期信号を受け入れるクロックバッファ32と、データを記憶
20 するR A Mコア34と、後述する空間I Dやデータの要素番号等を把握し、C P U 1 2からのインストラクションなどを受理した場合に、空間I Dや要素番号に基づき、R A Mコア34へのデータ書き込みやR A Mコアからのデータ読み出しを制御するM P U 3 6と、バスの何れかからのデータを受け入れて、R A Mコア34に供給し、および／または、R A Mコア34からのデータを何れかのバスに
25 送出するI / O 3 8とを有している。この実施の形態において、メモリモジュール14は、制御信号ライン25を介して、C P Uからのインストラクションを受け入れ、M P U 3 6が、このインストラクションに応答して、R A Mコア34のデータを読み出し、R A Mコア34にデータを書き込み、或いは、データに所定

の処理を施すことができるようになっている。また、RAMコア34へのデータアクセスや、I/Oを介してデータ入力およびデータ出力は、クロックバッファ32に与えられるクロックなどの同期信号に基づき実行される。上記メモリモジュール14のMPU36は、複数の処理ユニットからなり、並列的に複数の処理

5 を実行できるのが望ましい。

図1および図2から明らかなように、本発明において、コンピュータシステム10は、メモリ共有型のシステムであると考えることができる。また、後述するように、制御信号ライン25を介して、各メモリモジュール14にインストラクションを与えることにより、各メモリモジュール14が並列的に処理を実行する。

10 また、バスへのデータ出力およびバスからのデータ入力などが、所定の同期信号に基づき実行される。したがって、このコンピュータシステム10は、SIMDの形態をなしていると考えることができる。

このような構成を備えたコンピュータシステム10は、基本的には、本発明者の考案にかかる、特願平11-263793号に記載された多空間メモリ、メモリモジュールおよび組み替え可能バスを備えている。これらにつき、以下に簡単に説明を加える。

15

(1) 多空間メモリ

本明細書において、多空間メモリとは、メモリ空間を、空間IDとアドレスとに基づきアクセスするために割り当てられたメモリ空間をいう。これにより、一連のデータが多数のプロセッサに分掌されていても、各プロセッサが、これを確

20 実に分離、認識することができる。

従来のメモリ空間においては、プロセス毎に個別の領域を割り当てることはあっても、一連の変数（配列、構造体など）毎にメモリ空間を割り当てることは行われてこなかった。したがって、以下、このような従来のメモリ空間を「単一メモリ空間」と称する。単一メモリ空間のシステムにおいては、アドレスのみを用いてデータにアクセスしているため、関連を有する一連のデータを分離したり、認識することができなかった。このため、実際には並列処理が可能であっても、その可否を判断できない場合が多かった。また、ある単一メモリ空間に、新たな

25

一連のデータを収容させる場合に、当該一連のデータの収容場所を確保するために、ガーベージコレクションを実行する必要があった。

これに対して、本発明においては、メモリ空間に、空間IDを導入し、一連のデータについて同一のIDを付与している。また、メモリモジュール14において、自身のRAMコア34に保持されているデータに関する空間IDを把握し、これにより、各メモリモジュール14自体が、現在アクセスされているデータの空間IDを参照することにより、自己の作動の是非を決定することができる。また、各メモリモジュールが空間IDと関連付けて、一連のデータの全部或いは一部を保持できるため、ある一連のデータを、複数のメモリモジュール14に分割して記憶させることができ、これによりガーベージコレクションを不要にすることができる。

(2) メモリモジュール

また、本発明においては、各メモリモジュール14が、MPU36を有し、上記空間IDのほか、自己が保持する一連のデータの各々の要素番号を把握している。したがって、CPU12からのインストラクションを受理した後、MPU36が、インストラクションにしたがってアクセスすべきデータが、自己のRAMコア34中に保持されているものか否かを判断して、アクセスに必要なの是非を決定することができる。さらに、各メモリモジュール14が、自己のRAMコア34に格納されている配列要素の添え字の範囲から、SIMDでのインストラクションにおける暗黙の処理の分担範囲を決定することが可能である。

各メモリモジュール14は、CPU12からのインストラクションにしたがって、処理すべき要素の記憶順序を入れ替えて、自己のRAMコア34中に保持している要素をソートすることが可能である。

(3) 組み替え可能バス

本発明においては、CPU12が、スイッチ28-1、28-2、…およびスイッチ30-1、30-2、…を選択的にオン／オフして、データの授受をなすべきメモリモジュール14を指定することにより、パイプライン処理を実現している。たとえば、図3に示すように、あるメモリモジュール14-iから出力さ

れたデータを、他のメモリモジュール14-jに与え、かつ、当該他のメモリモジュール14-jから出力されたデータを、さらに他のメモリモジュール14-kに伝達すべき場合には、CPU12は、バス24-mを、メモリモジュール14-i、14-jのために割り当て、かつ、バス24-nを、メモリモジュール14-j、14-kのために割り当てるように、各スイッチの状態を設定する。

さらに、これらパイプライン処理は、単一のメモリモジュール間の接続により実現される場合だけでなく、複数の一連のメモリモジュール（メモリモジュール群）の間の接続により実現することも可能である。達成しようとする処理に応じて、各メモリモジュール間をつなぎ替え、各接続経路毎に、定められた種類のデータを定められた順序にて一方向に連続転送することで、バスの能力を100%近く使用できるように、通信をスケジュール化することができる。これにより、分散メモリ型の並列処理システムの最大の問題であった、プロセッサ間通信のパフォーマンスの低さを、解消することができる。

[多空間メモリ]

再度、多空間メモリを用いた、本発明にかかるコンピュータシステムにおける各メモリモジュールのメモリ管理、および、インストラクションにしたがったメモリアクセスにつき、より詳細に説明を加える。

図4は、多空間メモリの下での、メモリモジュール14の構造を説明するための図である。図4(a)に示すように、メモリモジュール14中のRAMコア34には、空間ID管理テーブルが設けられる。これにより、メモリモジュール14のMPU36は、自己が保持するデータの空間ID等必要な情報を把握することが可能となる。

図4(b)に示すように、空間ID管理テーブルには、自己が保持するデータ群ごとの、空間ID、CPUの管理の下での、データ群の論理開始アドレス、データ群が割り付けられた領域のサイズ、RAMコア34中の物理開始アドレス、当該空間IDを有する一連のデータの全サイズ、および、アクセス制限を示すアクセス制限フラグが格納されている。アクセス制限フラグは、この実施の形態においては、読み出しのみ可能(R)、書き込みのみ可能(R)、読み書き可能

(RW) の3つの状態を示すことができるようになっている。

メモリモジュール14のMPU36は、ある空間IDを有するデータ群が与えられた際に、RAMコア34中に当該データ群を収容すべき、1以上の領域を見出して、当該領域にデータ群をそのまま、或いは、2以上に分割して収容する。

- 5 この際に、与えられた空間ID、論理開始アドレス、全サイズ、アクセス制限フラグとともに、実際にデータを収容したRAMコア中の論理開始アドレスや、割り付け領域サイズも、空間ID管理テーブルに記憶される。図4(c)は、図4(b)による空間ID管理テーブルにしたがったRAMコア36中のデータを示す図である。

10 [メモリアクセスの概略]

- このように構成されたメモリモジュール14へのアクセスにつき以下に説明を加える。図5に示すように、まず、CPU12が、空間IDおよび論理アドレス、並びに、必要なインストラクション（たとえば、データの書き込みや読み出し）を、制御信号ライン25を介して、全てのメモリモジュール14に伝達する。各
- 15 メモリモジュール14においては、これに応答して、MPU36に設けられた空間コンパレータ52が、空間IDと、自己の空間ID管理テーブル上に保持されている空間IDとを比較して、同一のものを、自己が保持しているかを判断し、また、アドレスコンパレータ54が、論理アドレスについて、同様の判断を行う。次いで、メモリモジュール14のMPU36が、自己のRAMコア34に、イン
- 20 ストラクションによる処理対象となるデータが保持されていると判断した場合には、アドレスカリキュレータ56が、空間ID管理テーブルを参照して、RAMコア34中の物理アドレスを算出し、処理対象となるデータを特定する。

- このようにして、データが特定された後に、MPU36は、CPU12から与えられたインストラクションに応じた処理（たとえば、データの書き込みや読み出し）を実行し、必要な場合には、データをCPU12に伝達する（図5(c)参照）。

[ソート処理（第1の実施の形態）]

このように構成されたコンピュータシステム10にかかるソート処理につき説

明を加える。なお、以下の説明において、本発明にかかるメモリモジュールが、MPU（プロセッサ）を備えたメモリモジュールであることから、PMM（Processor Memory Module）と称する。

理解を容易にするために、図6に示すように、4つのPMMが、それぞれ、2
5 つの要素（名字）を保持している場合を考える。図6（a）に示すように、あるPMM（第1のPMM14-1）には、要素の添え字（すなわちレコード番号）が「0」である「Smith」という姓と、添え字が「1」である「Carter」という姓とが保持されている。第2のPMM14-2には、添え字が「2」である「Clinton」という姓と、添え字が「3」である「Johnson」という姓とが保持さ
10 れている。以下、第3のPMM14-3、第4のPMM14-4にも、それぞれ、図6（a）に示すような添え字に対応した姓が保持されている。これら要素からなる配列には、同一の空間IDが付され、各PMMのMPU36は、その空間ID管理テーブルを利用して、自己のRAMコア34が管理する要素の添え字（レコード番号）や実際に格納している物理アドレス等を管理している。

15 たとえば、CPU12から、制御信号ライン25を介して、この空間IDを有する配列のソートをするインストラクションが、各PMM14-1～14-4に与えられたと考える。図7は、本実施の形態にかかるソート処理の処理手順を示すフローチャートである。図7に示すように、インストラクション（たとえば、「ある空間IDを有する配列中の要素をソートせよ」というインストラクシ
20 ョン）がCPU12により発行されると（ステップ700）、このインストラクションに応答して、各PMMにおいて、各PMMのMPU36は、制御信号ライン25を介して与えられたインストラクションを受理して、その内容を解釈し（ステップ701）、インストラクション中の「空間ID」を調べ（ステップ702）、自己のRAMコア34が保持するデータの空間IDに関連しているか否かを判断する（ステップ703）。ステップ703にてノー（No）と判断された場
25 合には、処理を終了し、その一方、イエス（Yes）と判断された場合には、MPU36は、空間ID管理テーブルを参照して、当該空間IDに関するデータ群が書き込み可能な状態になっているかなど、必要なチェックを行う（ステップ70

4)。チェックによって異常があると判断された場合（ステップ705でイエス(Yes)）には、MPU36は、制御信号ライン25を介してエラーが生じたことをCPU12に通知する。その一方、異常がない場合には、MPU36は、以下に述べるソート処理本体を実行する（ステップ707以下）。

5 まず、処理に関連するPMM14-1～14-4の各々は、自己の保持する要素のソートを実行する（ステップ707）。このソートは、実際に、各PMM14中の要素の入れ替えを伴う。より具体的には、MPU36が、自己のRAMコア34中に保持された要素を、クイックソートなど既知のソート手法を用いてソートする。図6（b）は、図6（a）に示す各PMM中の配列中の要素がソート
10 された状態を示す図である。なお、図6（b）に示すように、上記要素のソートにともなって、各要素の添え字（レコード番号）の配置も変更されていることに留意すべきである。

次いで、各PMM14のMPU36は、自己が保持／管理している配列中の要素の数だけ、順位番号を配置するための領域（順位番号領域）を確保し、各順位
15 番号の初期値を与える（ステップ708）。図6（c）は、各PMMに関して、順位番号の初期値が与えられた状態を示す図である。このように、初期的に、順位番号は、各モジュール内にてソートされた要素内で付与される。

次いで、隣接するペア間のマージおよび順位番号付与が実行される（ステップ709）。ステップ709において、まずCPU12が、バス24上のスイッチ
20 28、30を制御して、ソート処理に関連するPMMのうち、所定のペアの一方の入力と他方の出力、並びに、一方の出力と他方の入力とを接続する。上記ペアは隣接している2つのPMM、隣接していない場合にも近傍に位置する2つのPMMからなるのが望ましい。たとえば、図1において、ソート処理に関連するものが、PMM14-1～14-4である場合には、PMM14-1および14-
25 2をペアとして、かつ、PMM14-3および14-4をペアとするのが望ましい。CPU12は、たとえば、図8に示すように、バス24-1にPMM14-1の出力およびPMM14-2を接続するように、かつ、バス24-2にPMM14-1の入力とPMM14-2の出力とを接続するように、スイッチ28を制

御し、かつ、バス24-1にPMM14-3の出力およびPMM14-4を接続するように、かつ、バス24-2にPMM14-3の入力とPMM14-4の出力とを接続するように、スイッチ28を制御する。さらに、CPU12は、さらに、PMM14-2とPMM14-3との間に配置されるバス24-1、24-2上のスイッチ30-5、30-6をオフにする。図8において、黒丸で表わしているものが導通している状態を示し、白丸で表わしているものが導通しないしPMMと接続されていない状態を示している。また、他のものは他のPMM（図示せず）の状態に従っている。なお、図8の例では、バス24-1、24-2を、スイッチ30-5、30-6をオフにすることにより分割して、バスをより有効に利用していることが理解できるであろう。

このようにして、図9に模式的に示すように、CPU12によってPMM間の接続が規定されると、PMMのペア間での順位番号付与の処理本体が実行される。図10ないし図12は、理解を容易にするために図6にて示した配列に関する順位番号付与を模式的に示す図であり、図13A~Cは、より一般的な、PMMのペア間の順位番号処理を示すフローチャートである。

図10ないし図12においては、PMM14-1およびPMM14-2における処理過程のみを示したが、PMM14-3およびPMM14-4における処理も、並列的に実行されている。なお、ここで、処理において、最初にデータを他方のPMMに与えるものを前半のPMMと称し、受理するもの（他方のPMM）を後半のPMMと称する。前半のPMMは、要素や順位番号を提示するため提示PMMということができ、その一方、後半のPMMは、提示された順位番号を判定するため判定PMMとすることができる。ペアのうち何れのPMMが前半のPMMとなっても良い。この例では、便宜的に、PMM14-1が前半のPMMとなり、PMM14-2が後半のPMMとなっている。

まず、前半のPMMにおいては、処理位置を示すポインタ（以下、「PUTポインタ」と称する）を初期位置（ソートされた配列の部分において先頭つまり「0」番目の位置）に配置する。その一方、後半のPMMにおいて、以下に説明するように、前半のPMMから受理する要素と、まず比較すべき位置などを示す

ポインタ（以下、「比較ポインタ」と称する）を初期位置（ソートされた配列の部分において先頭つまり「0」番目の位置）に配置する（図10（a）、および、図13Aおよび図13Bのステップ1301、1311参照）。本実施の形態において、後半のPMMにて使用する比較ポインタは、（X、Y、Z）という構造
5 体配列の形態をとっている。ここに、Xは、比較すべき先頭位置（つまり、未比較の要素の先頭位置、以後「未処理位置」と称する）を示し、Yは、前半のPMMから受信した要素の総数を示し（以下、場合によって「前方挿入数」と称する。）、Zは、前半のPMMと後半のPMMとをマージして得られた仮想的な配列における、前半のPMMから与えられた要素の順位番号の案（以下、場合によ
10 って「仮想順位番号」と称する。）を示す。

次いで、前半のPMMのMPUにより、最初のデータ転送が実行される。このデータ転送では、PUTポインタが示す位置の要素が、バスを介して、後半のPMMに伝達される（図10（b）およびステップ1303、1312参照）。なお、ステップ1302の分岐では、2つのPMM間の処理では常にイエス
15 （Yes）と判断されるが、これについては後述する。最初のデータ転送では、要素「Carter」が後半のPMMに伝達される。後半のPMMにおいては、後半のPMMに格納されている配列の部分において、伝達された要素「Carter」を挿入すべき位置を捜し出す（ステップ1313）。これは実際に値を挿入するのではなく、挿入すべき位置を捜し出せば良い。本実施の形態において、各PMMの配列
20 の部分に格納された要素は、実際にソートされた状態で配置されている。したがって、挿入位置の検索は、バイセクション法（二分割法）など、高速検索手法を用いて実現することができる。挿入位置を捜し出すことにより、順位が確定していない要素であって、挿入位置より前方に位置する要素の範囲（以下、「範囲1」と称する）を特定することが可能となる。なお、本実施の形態において、同
25 じ要素があった場合には、前半のPMMの順位が優先するという取り決めをしている。したがって、前半のPMMから伝達された要素「Carter」が、後半のPMMにも存在する場合には、前半PMMに格納されている方の順位が優先（つまり、より小さな順位番号）となる。

本例では、前半のPMMから伝達された要素「Carter」は、後半のPMMが把握する配列の部分中、要素「Carter」の前方に位置することがわかり、これにより、範囲「1」に属する要素が存在しないことがわかる（図10（c）参照、および、ステップ1314においてイエス(Yes)）。そこで、後半のPMMのMPUは、伝達された要素「Carter」の順位番号として「0（すなわち先頭）」を、他方のバスを介して、前半のPMMに返送する（ステップ1315）。次いで、後半のPMMのMPUは、前方挿入数をインクリメントして「1」にするとともに、仮想順位番号をインクリメントして「1」にする（ステップ1316）。これは、前方のPMMから伝達された要素が一つ増加したため、前方挿入数をインクリメントする必要がある、かつ、次の要素の順位番号は、少なくとも、今回与えたもの（この場合では「0」）をインクリメントする必要があるからである。

後半のPMMから要素の順位番号（挿入位置）が与えられると（ステップ1332）、前半のPMMのMPUは、与えられた順位番号を、該当する要素の順位番号として格納し（ステップ1334）、次いで、PUTポインタをインクリメントする（図11（a）、および、ステップ1335参照）。このようにして、前半のPMM中のある要素の順位が確定する。

次に、前半のPMMのMPUは、PUTポインタが示す位置の要素「Smith」を、バスを介して、後半のPMMに伝達する（図11（b）およびステップ1303参照）。後半のPMMにおいては、先に、要素「Carter」が伝達されたときと同様に、伝達された要素「Smith」を挿入すべき位置を捜し出す（ステップ1313）。要素「Smith」は、後半のPMMが把握する配列の部分中、要素「Monroe」の後方に位置することがわかる（図11（c）、および、ステップ1314にてイエス(Yes)）。これにより、後半のPMMが把握する配列の部分において、要素「Monroe」およびその前方に位置する要素の数、並びに、各要素の順位を確定することができる。より詳細には、後半のPMMのMPUは以下の手順にて、上記要素の順位を確定させる。

まず、範囲「1」に含まれる要素に関する順位番号に、それぞれ、前方挿入数「Y」が加えられる（ステップ1317）。これにより、範囲「1」に含まれる

要素の順位が確定する。前述した例では、要素「Carter」の順位番号は「 $0 + 1 = 1$ 」、要素「Monroe」の順位番号は「 $1 + 1 = 2$ 」となる。次いで、範囲1に含まれる要素のうち、最後尾の要素の順位番号が、仮想番号に代入されるとともに（ステップ1318）、未処理位置を、範囲1における最後尾の要素の次の要素の位置に変更する（ステップ1319）。上記例では、要素「Monroe」の順位番号「2」が、比較ポイント（構造体配列）のZに与えられ、かつ、未処理位置が、「0」から「2」に変更される。これにより、構造体配列は（2、1、2）となる。

このような処理の後、構造体配列中の、前方挿入数「Y」および仮想順位番号「Z」がインクリメントされる（ステップ1320）。これにより、構造体配列は、（2、2、3）となる（図11（d）参照）。ステップ1320にて得られた仮想順位番号が、ステップ1312にて受信した要素（上記例では、「Smith」）の順位番号となり、後半のPMMのMPUは、当該順位番号（上記例では「3」）を前半のPMMに伝達する（ステップ1321）。このような処理の後に、さらに、仮想順位番号がインクリメントされる（ステップ1322）。これは、次の要素の順位番号は、少なくとも、今回与えた順位番号よりも1つ大きなものとなるからである。

前半のPMMは、受理した順位番号を、該当する要素の順位番号として格納し、次いで、PUTポイントをインクリメントする。このようにして、前半のPMMにおける要素の順位番号が確定する。

前半のPMMにおいて、未処理の要素が既に存在しない（すなわち、すべての要素について順位番号が確定し、PUTポイントの位置には要素が配置されていない）には、前半のPMMのMPUは、終了を示す値を、後半のPMMに伝達する（ステップ1306参照）。ここに、終了を示す値は、配列の最後尾の要素を示す値よりも大きな値である。後半のPMMは、上記終了を示す値の受理に応答して、略同様の処理（図13Bのステップ1312～1322）の処理を実行する。上記例では、終了を示す値の受理にもかかわらず、範囲「1」に含まれる要素が存在しないため、ステップ1315、1316を介してステップ1323に

達し、処理を終了する（図12（b）参照）。

前半のPMMにおいては、終了を示す値の送出（ステップ1316参照）により、および、全ての要素の順位番号の確定（ステップ1336でイエス(Yes)）により処理が終了する。

- 5 上記処理と同様の手順にて、PMM14-3とPMM14-4との間でも、マージ処理が実行され、これにより、図12（c）に示すように各要素の順位番号が確定する。

2つのPMMにおける各要素の順序番号が確定すると、CPU12は、スイッチを切り換えて、各々が2つのPMMからなる、2つのPMM群の間を接続する。

- 10 図14（a）および図14（b）は、それぞれ、図8に示すPMMにおける、2つのPMM群の接続の一例を示す図である。図14（a）においては、PMM14-1、14-2が、第1のPMM群を構成し、CPU12は、PMM14-3、14-4が第2のPMM群を構成し、PMM14-1、14-2の出力と、PMM群14-3の入力とが接続され、PMM14-3の出力とPMM14-4の入力とが接続され、かつ、PMM14-4の出力とPMM14-1、14-2の入力とが接続されるように、スイッチ28、30を制御する（図7のステップ709参照）。或いは、図14（b）に示すように、PMM14-1、14-2の出力が、PMM14-3、14-4と接続されるようにスイッチが制御されても良い。

- 20 図15（a）、（b）は、それぞれ、図14（a）、（b）を模式的に表わした図である。後に明らかになるが、図15（a）において、PMM14-4からPMM14-1、14-2に与えられるデータ（図中、符号①参照）は順位番号を示し、PMM14-1、14-2からPMM14-3に与えられるデータ（図中、符号②参照）は要素を示し、かつ、PMM14-3からPMM14-4に与えられるデータ（図中、符号③参照）は、要素およびPMM14-3が算出した仮想順位番号を示す。また、図15（b）においても、各PMM間において授受されるデータ①、②は、図15（a）のものと同一であり、その一方、PMM14-3からPMM14-4に伝達されるデータ（符号③参照）は、PMM14-
- 25

3が算出した仮想順位番号を示す。

上記図12に示すように、2つのPMMのペアにおける配列の部分およびこれらに含まれる要素の順位番号から、2つのPMM群におけるマージ処理および配列の順位番号を決定する処理（図7のステップ709参照）につき、説明を加える。なお、以下の説明では、図14（b）、図15（b）に示すバスの接続態様にしたがって、各PMMにて実行する処理を説明する。

まず、各々がPMM14-1およびPMM14-2（以下、「前半のPMM群」と称する。）において、PUTポイントを初期位置に配置する（ステップ1301）。なお、以後の処理では、PUTポイントは、前半のPMM群を構成するPMMにおいて、自己の掌握する要素が送出されるのにしたがって移動する。その一方、後半のPMMの各々は、比較ポイントを、その構造体配列を初期化するとともに、初期位置に配置する（ステップ1302）。次いで、前半のPMM群を構成する各PMMにおいては、現在、前半のPMM群を構成する各PMMは、どの順位番号の要素が送出されたかを把握している。

なお、フローチャートでは、PUTポイントとして、送信時に利用する送信ポイントと受信ポイントと双方を用いているが、基本的にこれら送信ポイントおよび受信ポイントの移動は、後半のPMM群における処理時間を挟むが、僅かな時間差のみをもって行われている。たとえば、後述するように、あるPMMにおいて送信ポイントをインクリメントとした（ステップ1304参照）場合には、当該PMMは、受信処理においても、受信ポイントをインクリメントする（ステップ1335参照）。

前半のPMM群を構成する各PMMは、処理の対象となる要素の順位番号に基づき、当該要素が、自己が掌握しているものか否かを判断する（ステップ1302）。このステップ1302にてイエス(Yes)と判断された場合には、PUTポイントの指し示す要素を、バス24を介して、PMM14-3、14-4に伝達する（図13Aのステップ1302、および、図16（a）参照）。上記例では、まず、順位番号「0」である要素「Carter」が、PMM14-1から、PMM14-3およびPMM14-4に伝達される。この処理により、PMM14-1に

においては、PUTポインタの位置が移動する（ステップ1304）。

PMM14-3およびPMM14-4は、それぞれ、要素を受信し（ステップ1312）、その要素を挿入すべき位置を捜し出し（ステップ1313）、範囲「1」に属する要素が存在するか否かを判断する（ステップ1314）。上記要素「Carter」に関しては、ステップ1314においてノー(No)と判断される。

これにより、PMM14-3において、要素「Carter」の仮想順位番号は「0」となるため、この値を、PMM14-4に伝達する。PMM14-4においても、要素「Carter」の仮想順位番号は「0」となる。そこで、PMM14-4のMPUは、「 $\text{MAX}(0, 0) = 0$ 」を、要素「Carter」の順位番号として、前方のPMM群にバスを介して返送する（図16（b）およびステップ1315参照）。次いで、PMM14-3、14-4においては、構造体配列中の前方挿入数（Y）および仮想順位番号（Z）が、それぞれインクリメントする（ステップ1316）。上記例では、これにより、それぞれの構造体配列が、（0、1、1）、（0、1、1）となる。

後半のPMM群から順位番号が与えられると（ステップ1331）、前半のPMM群を構成する各PMMは、現在処理中の要素（たとえば、要素「Carter」）が、自己が掌握するものであるかを判断する（ステップ1333）。要素「Carter」の順位番号が伝達された場合には、PMM14-1が、上記ステップ1333でイエス(Yes)と判断し、その位置の要素に対応する順位番号を、後半のPMM群から与えられたものに書き換える（図16（a）およびステップ1334参照）。

同様に、前半のPMM群は、次の順位番号を付与された要素を、後半のPMM群に伝達する。上記例では、PMM14-2から、要素「Carter」が伝達され（図17（a）参照）、後半のPMM群の各々の仮想順位番号のうち大きなもの「 $\text{MAX}(1, 1) = 1$ 」が、当該要素「Carter」の順位番号として、前半のPMM群に伝達される（図17（b）参照）。また、後半のPMM群を構成するPMM14-3、14-4において、構造体配列は、それぞれ、（0、2、2）、（0、2、2）となる（図17（b）参照）。

さらに、前半のPMM群は、次の順位番号を付与された要素を、後半のPMMに伝達する。上記例では、PMM14-2から、要素「Monroe」が伝達される（図18(a)参照）。PMM14-3において、要素「Monroe」は、当該PMM14-3が掌握する要素「Kennedy」よりも後ろであると判断される（ステップ1313参照）。したがって、PMM14-3においては、範囲「1」には、要素「Gore」および要素「Kennedy」が属するため、要素「Gore」および要素「Kennedy」の順位番号に、それぞれ、前方挿入数「Y (= 2)」が加えられる。これにより、要素「Gore」の順位番号は「0 + 2 = 2」、要素「Kennedy」の順位番号は「2 + 2 = 4」と決定される（ステップ1317参照）。次いで、PMM14-3のMPUは、構造体配列（現在の値は(0、2、2)）の仮想順位番号Zに、範囲「1」中の末尾の要素の順位番号「4」を与え（ステップ1318参照）、未処理位置を進める（すなわち、Xの値を「0」から「2」にする）（ステップ1319参照）。さらに、PMM14-3のMPUは、構造体配列（現在の値は(2、2、4)）の前方挿入数「Y」および仮想順位番号「Z」をインクリメントする（ステップ1321参照）。これにより、構造体配列は、(2、3、5)となる。PMM14-3における仮想順位番号「Z (= 5)」は、バスを介してPMM14-4に伝達される。その後、PMM14-3のMPUは、構造体配列の仮想順位番号「Z」をインクリメントする（ステップ1322参照）。上記例では、ステップ1322を施すことにより、構造体配列は、(2、3、6)となる。

その一方、PMM14-4において、要素「Monroe」は、当該PMM14-4が掌握する要素「Johnson」と「Wilson」との間に位置すると判断される（ステップ1313参照）。したがって、PMM14-4において、範囲「1」には、要素「Johnson」が属するため、要素「Johnson」の順位番号に、前方挿入数「Y (= 2)」が加えられ、これにより、要素「Johnson」の順位番号は、「1 + 2 = 3」と決定される（ステップ1317参照）。次いで、PMM14-4のMPUは、構造体配列（現在の値は(0、2、2)）の仮想順位番号「Z」に、範囲「1」中の末尾の要素の順位番号「3」を与え（ステップ1318参照）、未処

理位置を進める（すなわち、「X」の値を「0」から「1」にする）（ステップ 1319 参照）。さらに、PMM14-4のMPUは、構造体配列（現在の値は（1、2、3））の前方挿入数「Y」および仮想順位番号「Z」をインクリメントする（ステップ1321参照）。これにより、構造体配列は（1、3、4）となる。

この後に、PMM14-4は、PMM14-3から与えられた仮想順位番号「Z（=5）」と、自己が算出した仮想順位番号「Z（=4）」とを比較し、より大きな方の値である「MAX（5、4）=5」を、伝達された要素「Monroe」の順位として、前半のPMM群に伝達する（ステップ1321参照）。これにより、前半のPMM群において（より詳細には、要素「Monroe」を送出したPMM12-2において）、当該要素の順位番号が「5」であることが確定する。なお、PMM14-4においても、ステップ1321の後に、構造体配列中の仮想順位番号「Z」がインクリメントされる（ステップ1322参照）。上記例では、構造体配列は、（1、3、5）となる。

同様に、前半のPMM群より要素「Smith」が送出される（図19（a））が、この場合の処理も、図13A～Cにしたがって実行される。再度、簡単に説明すると、要素「Smith」を受理したPMM14-3においては、要素「Smith」の挿入位置より前方に、範囲「1」に属する要素が存在しないため、PMM14-3は、その構造体配列中の仮想順位番号「Z（=6）」を、PMM-4に伝達する。

PMM14-4においても、要素「Smith」の挿入位置より前方に、範囲「1」に属する要素が存在しないため、その構造体配列中の仮想順位番号「Z（=5）」と、伝達された仮想順位番号「Z（=6）」とを比較して、その大きな方（MAX（6、5）=6）を、要素「Smith」の順位番号として、前半のPMM群に返送する（図19（b）およびステップ1315参照）。前半のPMM群においては、要素「Smith」を送出したPMM14-1が、要素「Smith」に対応する順位番号を、受理した順位番号（=6）に書き換える。なお、PMM14-3においては、ステップ1316を経ることにより、その構造体配列は（2、4、7）となり、その一方、PMM14-4においては、ステップ1316を経ることにより、その構造体配列は（1、3、5）となる。

より、その構造体配列は（１、４、６）となる。

このようにして、前半のPMM群において全ての要素の送出自ら終了すると、前半のPMM群を構成する、何れかのPMMが、終了を示す値を後半のPMM群に伝達する（ステップ1306参照）。後半のPMM群を構成する各PMMは、これを受理して、それぞれ、ステップ1312ないしステップ1323の処理を実行する。上記例では、PMM13-4においては、順位の確定していない要素「Wilson」が存在する。このため、PMM13-4においては、ステップ1314においてイエス(Yes)と判断され、範囲「1」に属する要素「Wilson」の順位番号に、前方挿入数「Y」を加えて「3+4=7」、得られた数「7」を、要素「Wilson」の順位番号とする。このような処理を経た後、後半のPMM群を構成する各PMMにおいて、ステップ1323にてイエス(Yes)と判断され、後半のPMM群における処理も終了する。

上記例では、4つのPMMに配列中の要素が格納されていたが、それ以上のPMM中に配列中の要素が格納されている場合には、さらに、4つのPMMを一群のPMMとして、各々が4つのPMMからなるPMM群のペアを作成し、これらペアの間に、略同様の処理を実行すれば良い。たとえば、図20に示すように、1024個のPMMにて、ある配列中の要素が格納されていると考える。この場合には、まず、PMM1およびPMM2、PMM3およびPMM4、PMM5およびPMM6、…PMM1023およびPMM1024を、それぞれ連結し（PMM間の実線参照）、これら2つのPMM間で、要素の順位番号を確定し、次いで、PMM1およびPMM2を前半のPMM群、PMM3およびPMM4を後半のPMM群とするPMM群のペア、PMM5およびPMM6を前半のPMM群、PMM7およびPMM8（図示せず）を後半のPMM群とするPMM群のペア、…PMM1021およびPMM1022（図示せず）を前半のPMM群、PMM1023およびPMM1024を後半のPMM群とするPMM群のペアを形成して、各ペア間を連結し（破線参照）、これらペアを構成する2つのPMM群の間で、要素の順位番号を確定する。以下、4つのPMMを前半のPMM群、および、これに引き続く4つのPMMを後半のPMM群とするPMM群のペア（一点鎖線

参照)、8つのPMMを前半のPMM群、および、これに引き続く8つのPMMを後半のPMM群とするPMM群のペア(点線参照)というように、各々が 2^n のPMM群からなるPMM群のペアを順次形成し、これらの間で、要素の順位番号を確定する。最終的に、512個のPMMを前半のPMM群、それに引き続く512個のPMMを後半のPMM群とするPMM群のペアの間で、要素の順位番号を確定することにより、1024個のPMM中の要素すべての順位番号を確定することが可能となる。

このように、各々が 2^n 個のPMMからなるPMM群のペアを形成して、ペアを構成するPMM群の各PMMに格納された要素の順位番号を順次確定することにより(図7のステップ709、710参照)、最終的に、全ての要素の順位番号が確定すると(ステップ710でイエス(Yes)、必要な場合には、上記順位番号付けにしたがった配列を再形成する処理が実行される(ステップ711)。この処理は必須ではないが、順位番号にしたがって要素が配置されているような配列を生成することにより、後に実行される情報処理をより高速に実現することが可能となる。

より詳細には、まず、CPU12は、各PMMの入力および出力があるバスに接続されるように、スイッチ28、30を制御する。図21は、PMMが4つである場合に、これらの間の接続を模式的に示す図である。次いで、PMM14-1~14-4のMPUは、確定した順位番号にしたがって、要素および順位番号をバス上に放出する。各MPUは、バス上に放出される要素およびその順位番号をモニターし、もともと自己のRAMコアにて分掌していた要素の添え字(レコード番号)と同一の順位番号を有する要素を取り込み、RAMコアの所定の領域に格納する。たとえば、添え字(レコード番号)「0」および「1」の要素をもともと自己のRAMコアに記憶していたPMMにおいては(たとえば、図10のPMM14-1参照)、順位番号「0」および「1」を付された要素を取り込み、これらを記憶すれば良い。このようにすれば、各PMMにおいて、実際にソートされた配列を分掌することが可能となる。なお、このように、ソートされた配列を形成する際にも、PMMのMPUは、必要な空間ID管理テーブルを作成する。

或いは、図22に示すように、ソートされた配列を分掌するための他のPMM (PMM14-5~PMM14-8)を設け、他のPMM群の各々が、PMM14-1~PMM14-4から、順次出力される要素およびその順位番号をモニターし、順位番号にしたがって、自己が取り込むべき要素を取り込んで、各PMM
5 のRAMコアに記憶しても良い。

たとえば、上記本発明を利用して、1024個のPMMを設け、各PMMに約100万のデータ(要素)を格納しておき、これらデータのソートを行った場合に、以下のような時間でソートが完了すると考えられる。ここに、各PMM間を
10 接続するバスは、6.4GB/秒のデータ伝送が可能であり、かつ、処理中には、全てのPMMが並列的に動作し(すなわち、処理を実行していないPMMが存在せず)、かつ、関連するすべてのPMMが、同時にかつ協調的に同動作できると仮定する。また、各PMMにおける約100万のデータ(要素)のソートは、2.5秒にて完了すると考える。この場合、1024個のPMM中の、約10億個の要素をソートするために、略4秒程度しか必要としないことがわかる。

15 本実施の形態によれば、各PMMを、初期的には、2つのPMMのペアに分け、次いで、順次、各群が 2^n 個のPMMから構成されるPMM群のペアに分けて、各ペアの間で順位番号を確定させていく。また、各ペアにて利用するバスを、スイッチ等を用いて調整することにより、各ペアにおける順位番号の確定が、並列的に実行することができる。さらに、前半のPMM群からの要素を、後半のPMM群に伝達し、後半のPMM群における構造体配列中の値にしたがって確定させ、
20 確定された順位を、前半のPMM群に伝達する手順を繰り返すことにより、各ペアにおける順位番号の確定をなすことができる。したがって、処理を実行していない(いわゆる「遊んでいる」)PMMが生じることなく、極めて並列的に処理を実行できるとともに、バスを利用したデータ転送量を減じることができる。これにより、ソート速度を著しく高速にすることが可能となる。
25

なお、上記第1の実施の形態においては、図14(b)および図15(b)に示すようにPMMを接続し、これらの間で各要素に順位番号を付することにソート処理を実現しているが、図14(a)および図15(a)に示すようにPMM

を接続しても良い。この場合には、図 1 3 Bにおける後半のPMM群の処理（ステップ1 3 1 2～ステップ1 3 2 3）が並列的に実行されず、あるPMMにおいて仮想順次番号が得られると、処理対象となる要素と当該仮想順位番号が、隣接するPMMに伝達され、当該PMMにおいて、ステップ1 3 1 2～1 3 2 3の処理が実行される。したがって、後半のPMM群を構成するPMMの個数が多くなると、それだけ処理の遅延を招く場合もある。

[他のソート処理（第2の実施の形態）]

次に、本発明の第2の実施の形態につき説明を加える。上記第1の実施の形態においては、すべての要素（前半のPMM群内の要素）が、後半のPMM群に転送されている。しかしながら、配列が巨大になるにしたがって、重複値が多数出現し得る。上記第1の実施の形態にかかる手法では、同じ値をとる要素が何度もバス上に送出される。場合によっては、同じ値の要素を繰り返し送出することは、無駄であると考えることができる。そこで、第2の実施の形態においては、PMM群中の要素の個数を予めカウントし、要素とともにその個数を、後半のPMM群に送出することにより、重複する要素を繰り返しバス上に送出することを防止している。

たとえば、4つのPMMの対の各々においてソート処理が終了し、これら対を接続して、8つのPMMにおけるソート処理を実行することを考える。この場合に、図 2 3に示すように、8つのPMMのマージおよびソート処理を実行するバス（図 2 3においてPMMの下側に位置するバス、たとえば、符号2 3 0 1～2 3 0 3参照）のほか、他のバス（図 2 3においてPMMの上側に位置するバス2 3 0 4、2 3 0 5参照）を用いて、PMM間のデータの授受ができるのが望ましい。図 2 3に示すような接続態様において、PMM 1 4 - 1～PMM 1 4 - 4（以下、便宜上、「PMM 1 4 - 1」ないし「PMM 1 4 - 4」を、それぞれ、「PMM 1」ないし「PMM 4」と称する。）における値の重複数を算出する処理につき説明を加える。ここに、PMM 1～PMM 4の入出力端子（I/O）と接続されたバス（符号2 3 0 4参照）を第1のバスと称し、PMM 1～PMM 4の他の入出力端子（I/O）と接続されたバス（符号2 3 0 5参照）を第2のバス

と称する。第1のバスは、PMM1～PMM4からなるPMM群の情報交換用に用いられ、第2のバスは、値およびその重複数を各PMMに与えるために利用される。

5 なお、以下の説明においては、図25に示すように、PMM1～PMM4中の
配列において、各要素に順位番号が付されたものの重複数を算出している。すな
わち、重複数は、前半のPMM群においてのみ算出すれば足りる。図24は、P
M群における重複数を算出するための処理を示すフローチャートである。P
M1～PMM4の各々は、まず、種々の初期化の処理を実行する（ステップ24
01）。ここで、各PMMでは、処理にかかる値（要素）の順位番号を示す順位
10 番号カウンタ、ある値（要素）がどれだけ重複して存在するかを示す同一値個数
カウンタ、および、前回の処理において処理対象となった値（要素）を保持する
前値保存レジスタが設けられ、順位番号カウンタおよび同一値個数カウンタの
値に初期値「0」が与えられる（図25参照）。なお、初期的には、前値保存
レジスタには何も値が保持されない。

15 次いで、各PMMは、順位番号カウンタを参照して、処理対象となる要素の順
位番号を特定し、当該順位番号を付された要素が、自己の掌握するものであるか
否かを判断する（ステップ2403）。上記例では、初期的に順位番号カウンタ
のカウンタ値は「0」であるため、PMM3が、自己の掌握する要素が処理対象
であると判断する（ステップ2403でイエス(Yes)）。なお、次のステップ2
20 404～2405は、最初の処理（すなわち順位番号「0」の要素に関する処
理）では無視される。PMM3は、順位番号「0」が付された要素（この場合に
は「Carter」）と同じ要素が、自分の中にいくつ存在するか（すなわち、PMM
3がいくつ「Carter」という要素を掌握しているか）を判定し、第1のバスに、
要素「Carter」と、この要素をいくつ持っているかを示す自己PMM内存在数と
25 を送出する（ステップ2406）。他のPMM（PMM1、PMM2およびPMM
4）では、ステップ2403でノー(No)と判断されるため、ステップ2407
に進む。

各PMMは、第1のバスを介して与えられたデータを受理し、データ中の自己

PMM内存在数に基づき、順位番号カウンタのカウンタ値に、PMM内存在数を加える（ステップ2408）。上記例では、順位番号カウンタのカウンタ値が「 $0 + 1 = 1$ 」となる。次いで、与えられた要素が、前回値保存レジスタのものと異なるか否かが判断され（ステップ2409）、双方が同一であった場合には、

5 同一値個数カウンタのカウンタ値に、自己PMM内存在数が加えられ（ステップ2410）、その一方、新しい値のときには、後述する入替処理が実行される（ステップ2411）。なお、初回の処理では、前回値保存レジスタには何ら値が保持されていないため、上記ステップ2409の判断が省略され、かつ、前回値保存レジスタに、要素が収容されるとともに、同一値個数カウンタのカウント

10 アップが実行される。したがって、上記例においては、各PMMは、受理した要素「Carter」を前回値保存レジスタに記憶するとともに、同一値個数カウンタを「 $0 + 1 = 1$ 」とする（図26参照）。

このようなステップ2401～2411の処理が繰り返され、最後の要素に関する処理が終了すると、ステップ2401においてイエス(Yes)と判断され、ス

15 テップ2412に進む。

上記例において、最初のステップ2401～2411の処理が終了すると、各PMMは、順位番号カウンタのカウンタ値を参照して、カウンタ値が「1」であることを確認する。これにより、PMM4が、順位番号「1」の要素を掌握していることがわかる。また、PMM4は、前回値保存レジスタの値（要素

20 「Carter」）と、順位番号「1」が付された要素「Carter」とを比較し（ステップ2404）、値に変化がないため、要素「Carter」および自PMM内存在数「1」を第1のバスに送出する（ステップ2405）。第1のバスを介してデータを受理した各PMMは、図27に示すように、順位番号カウンタをカウントアップ（ $1 + 1 = 2$ ）し（ステップ2408）、また、前回値保存レジスタに記憶

25 された値と、受理した要素とが同一であるため、同一値個数カウンタをカウントアップ（ $1 + 1 = 2$ ）する（ステップ2410）。

この後に、各PMMにおいては、順位番号「2」の要素に関する処理が実行される。順位番号「2」の要素の処理では、PMM1が要素を保持しているため、

PMM 1 が、要素「Clinton」と前回値保存レジスタに記憶された要素「Carter」とを比較する。ここでは、値に変化があるため（ステップ2404でイエス(Yes)）、PMM 1 は、前回値保存レジスタの内容（要素「Carter」）と、同一値個数カウンタの値「2」を第2のバスに送出する（ステップ2405）。

- 5 このレジスタの内容およびカウンタ値は、各PMMに与えられる。後述するように、ある要素（この場合には要素「Carter」）の重複数が算出されると、当該要素に関するソート処理（図31A～C参照）が実行され得る。したがって、各PMMにおいて、要素およびその重複数は、当該要素に関するソート処理が完了するまで保持していれば良い。

- 10 また、要素「Clinton」および自PMM内存在数「1」が第1のバスに与えられる（ステップ2406）。

- 各PMMは、第1のバスを介して与えられたデータに基づき、順位番号カウンタをカウントアップ（ $2 + 1 = 3$ ）する（ステップ2408）。また、前回値保存レジスタの値「Carter」と、伝達された要素「Clinton」とが異なるため（ステップ2409でイエス(Yes)）、各PMMは、前回値保存レジスタの値を書き替える（更新する）とともに、同一値個数カウンタの値を、第1のバスを介して与えられた自PMM内存在数に置き換える（ステップ2411および図28(a)参照）。
- 15

- 他の順位番号の要素についても、同様の処理が施される。たとえば、順位番号「3」に関しては、PMM 3 が、ステップ2404、2406にしたがって、要素「Clinton」を第1のバスに送出し、かつ、各PMMが、ステップ2407、2408、2409および2410にしたがって、各カウンタをカウントアップする（図28(b)参照）。また、順位番号「4」に関して、PMM 1 が、ステップ2404、2405、2406にしたがって、要素「Clinton」および同一値個数カウンタのカウンタ値「2」を第2のバスに送出するとともに、要素「Johnson」を第1のバスに送出し、かつ、各PMMが、ステップ2407、2408、2409、2411の順で、各カウンタをカウントアップするとともに、レジスタを更新する（図29(a)参照）。
- 20
- 25

順位番号「5」に関する処理では、PMM 2 は、自己が掌握する要素「Johnson」が2つあることから、第1のバスに、要素「Johnson」および自PMM内存在数「2」を送出する。したがって、各PMMにおいて、順位番号カウンタ、および、同一値個数カウンタのそれぞれのカウンタ値に、「2」が加えられる（図29（b）参照）。また、この処理により、順位番号カウンタのカウンタ値は、「5」から「7」に変化するため、次の処理対象となる要素の順位番号は「6」ではなく「7」になることに留意されたい。順位番号「7」を付された最後の要素に関する処理（図30（a）参照）が終了すると、ステップ2401にてイエス(Yes)と判断される。そこで、先頭のPMM（上記例では、PMM 1）は、第2のバスに、要素「Johnson」および同一値個数カウンタのカウンタ値「4」を送出し（ステップ2413）、次いで、第2のバスに処理が終了したことを示すデータを送出する（ステップ2414）。各PMMには、各要素およびその個数を示す存在数が第2のバスを介して与えられ、これがソート処理に利用される。なお、上記例では、先頭のPMMが、ステップ2413、2414を実行するように構成したが、これに限定されるものではなく、予め、最後の要素等、および、終了を示すデータを出力するPMMを定めておけば良い。

上述したように、あるPMM群における各要素の存在数を得ることにより、PMM群を、他のPMM群とマージして、これらの要素をソートする際に、重複した要素を送る必要がなくなる。

図31A～Cは、重複した要素の送出を排除したソート処理を示すフローチャートである。図31A～Cは、一部を除き、図13A～Cの処理と同一であり、その末尾2桁が同じものは、略対応する処理となる。また、図31A～Cにおいて、二重の囲みを付した処理は、新規に追加された処理、或いは、図13A～Cの対応するものと若干異なる処理であることを示している。この処理においては、前半のPMM群において、処理対象となる要素（すなわち、送出ポイントにより指示される要素）を掌握するPMMは、その要素とともに、前半のPMM群における当該要素の重複数（存在数）「N」を、後半のPMM群に送出する（ステップ3103、3103-2参照）。たとえば、図25ないし図30に示した例に

において、PMM 1～PMM 4 からなる前半のPMM群から、後半のPMM群に、要素「Carter」が送出される場合には、要素「Carter」のほか、前半のPMM群における要素「Carter」の重複数「2」が伝達される。また、前半のPMM群の送出処理において、要素およびその重複数を出力したPMMは、その出力の後に、

5 自己が把握する当該要素の数だけ送出ポイントを移動させる（ステップ3104）。たとえば、図28（a）に示すように、要素「Carter」の重複数は「2」であり、これらがPMM 3およびPMM 4において、一つずつ把握されている。したがって、PMM 3およびPMM 4において、それぞれ、送出ポイントの位置が1つ下方に移動する。なお、各PMMにおける送出ポイントの移動量の総和が、

10 当該要素の重複数「N」と等しくなる。

その一方、要素およびその重複数を受信した後半のPMM群を構成する各PMMにおいては、図31Bのステップ3116およびステップ3120に示すように、前方挿入数および仮想順位番号に、それぞれ、重複数「N」が加えられる。これは、自分より前方に位置する（順位が小さな）要素が、「N」だけ存在する

15 ことに対応している。

さらに、前半のPMM群を構成するPMMの受信処理においては、前半のPMMによる送出処理において送出された要素（比較対象データ）と、後半のPMMによる処理において送出された順位番号とに基づき、受信した順位番号と、比較対象データの送出時における順位番号との差「M」が算出される（ステップ31

20 32-2）。この差「M」は、後半のPMM群において、比較対象となっている要素の前方に位置する（すなわち、当該要素より小さい順位番号を付した）要素の数を示している。したがって、後半のPMM群を構成する各PMMは、自己の掌握する要素のうち、当該比較対象となっている要素と同一の要素を特定し（ステップ3132-3）、存在する場合には、これら要素の順位番号に、それぞれ

25 「M」を加算する（ステップ3134）。ステップ3134の後に、PMMは、当該要素の数だけ受信ポイントを移動させる（ステップ3135）。この処理は、ステップ3104と略同様である。

次に、図24に示す重複数の算出と、図31A～Cに示すソート処理（場合に

より、「ソート本体」と称する。)との並列性につき説明を加える。図23に示すように、本実施の形態においては、重複数のカウントにかかるPMM間の通信を、バス2304、2305を利用し、ソート本体の実行にかかるPMM間の通信を、バス2301、2302、2303等を利用している。そこで、PMMにおいて並列処理が可能であれば、重複数のカウントとソート本体を並列して実行することができる。この場合に、前半のPMM群において、ある要素に関する重複数の算出が終了すると(たとえば、図28(a)に示すように、要素「Carter」およびその重複数「2」が第2のバスに送出され、前半のPMM群を構成するPMM(PMM1~PMM4)に受理されると、図31A~Cに示すような処理が、重複数の算出された要素に関して実行可能である。すなわち、ある要素の重複数の算出に応答して、当該要素に関するステップ3102~ステップ3104の処理、ステップ3112~ステップ3122の処理、および、ステップ3132~ステップ3135の処理を実行することができる。また、ある要素に関する要素とその重複数などは、上記図31A~Cに示す処理のうち、当該要素に関するものの終了とともに、削除することが可能である。したがって、前半のPMM群を構成するPMMの各々において、要素およびその重複数に関するデータ(その量は、異なる要素の数が多くなるに伴って大きくなる)を全て保持しておく必要もない。

このように、第2の実施の形態においては、前半のPMM群において、重複数を算出し、要素およびその重複数を後半のPMM群に送出している。したがって、前半のPMM群が、後半のPMM群に同一の要素を重複して送る必要がなくなる。特に、同じ要素が数多く重複する場合(たとえば、要素が男女の種別を示すもの、年齢を示すものなど)には、ソート本体の処理回数を減少させることが可能となり、より高速にソート処理を実現することができる。

25 [コンパイル処理(第3の実施の形態)]

次に、本発明の第3の実施の形態につき説明を加える。第3の実施の形態では、各PMM内に配置された要素からなる配列に基づいて、レコード、各要素を重複なく配置した値リスト、および、レコードから値リストを指定するためのポイン

タ配列を作成する。この処理を、本明細書においてコンパイルと称する。

たとえば、4つのPMM（PMM1～PMM4）に、ある配列の要素が分掌されている場合には、図32に示すように、PMMを接続すれば良い。図32に示すように、PMM1～PMM4の入出力端子（I/O）は、第1のバス（符号3201参照）により接続され、その一方、PMM1～PMM4の出力端子（O）および他のPMM“k”の入力端子（I）は、第2のバス（符号3202参照）により接続されている。

第1のバスは、PMM1～PMM4からなるPMM群の情報交換用に用いられ、第2のバスは、要素およびその重複数を他のPMM“k”に与えるために利用される。本実施の形態においては、上記要素およびその重複数に基づき、他のPMM“k”において、値リストおよび存在数配列等が形成される。なお、このPMM“k”は、PMM1～PMM4以外のPMMであっても良いが、無論PMM1～PMM4の何れかであっても良い。

図33は、本実施の形態にかかるコンパイル処理を示すフローチャートである。なお、説明を容易にするために、図34（a）に示すように、PMM1～PMM4には、要素が分掌されており、これらの間で順位番号を付す処理が既に実行されていると考える。まず、各PMMにおいて、処理にかかる値（要素）の順位番号を示す順位番号カウンタ、処理の後の当該値（要素）の順位番号を示す値番号カウンタ、当該要素がどれだけ重複して存在するかを示す同一値個数カウンタ、および、前回の処理において処理対象となった値（要素）を保持する前回値保存レジスタが設けられ、各カウンタに初期値「0」が与えられる（ステップ3301および図34（a）参照）。なお、初期的には、前回値保存レジスタには値が保持されない。

以下、図33のステップ3302～ステップ3306の処理は、図24のステップ24021～2406と略同様である。すなわち、各PMMは、順位番号カウンタを参照して、処理対象となるようその順位番号を特定し、当該順位番号が付された要素が、自己の掌握するものであるか否かを判断する（ステップ3303）。図34の状態では、順位番号カウンタのカウント値が「0」であるため、

PMM 3 が、第 2 のバスに、当該 PMM 3 が順位番号「0」を付された要素「Carter」をいくつ保持しているかを示す自己 PMM 内存在数（この場合には「1」）を創出する（ステップ 3306 および（図 34（b）参照）。次いで、PMM 3 は、前回値保存レジスタに記憶された要素と、第 1 のバスに放出した要素とが比較され、これらが相違する場合には、値番号カウンタのカウント値を、第 1 のバスに送出したようその順位番号に代入する（ステップ 3307）。なお、図 34 の状態では、値番号カウンタのカウント値が初期値「0」であるため、要素「Carter」にかかる順位番号は変化しない（図 34（b）参照）。

次いで、各 PMM においては、第 1 のバスを介して与えられたデータを受理する（ステップ 3308）。ステップ 3308～3311 の処理は、図 24 におけるステップ 2408～2401 の処理と略同様である。すなわち、各 PMM は、順位番号カウンタのカウント値に、与えられたデータの PMM 内存在数を加え、さらに、与えられたデータのうち、要素が新たなものではない場合（ステップ 3310 でノー(No)）には、同一値個数カウンタのカウント値に、PMM 内存在数を加える（ステップ 3311 および図 34（b）参照）。図 34 に示すように、順位番号「0」が付された要素「Carter」に関する処理が終了すると、順位番号「1」が付された要素に関する処理が、同様に実行される（図 35（a）参照）。

さらに、順位番号「2」が付された要素に関する処理が実行される。ここでは、PMM 1 が、前回値保存レジスタに記憶された要素「Carter」と、順位番号「2」が付された要素「Clinton」とを比較する。ここでは、これらが相違しているため（ステップ 3304 でイエス(Yes)）、PMM 1 は、第 2 のバスに、前回値保存レジスタに記憶された要素と、同一値個数カウンタのカウント値とを送出する（ステップ 305）。次いで、PMM 1 は、第 1 のバスに、処理対象の要素「Clinton」と、PMM 1 が掌握する要素「Clinton」の数である自 PMM 内存在数「1」とを送出する（ステップ 3306）。その後、PMM 1 は、前回値保存レジスタに記憶された要素と、第 1 のバスに放出した要素とを比較する。要素「Clinton」を放出する場合には、これらが相違するため、要素「Clinton」の順位番号に、値番号カウンタのカウント値に「1」を加えた値（ $0 + 1 = 1$ ）を

代入する。

各PMMは、第1のバスを介して与えられたデータを受理し（ステップ3308）、順位番号カウンタのカウント値に、受け入れたデータ中の自PMM内存在数を加算する（ $2 + 1 = 3$ ）（ステップ3309および図35（b）参照）。要素「Clinton」が与えられた場合には、前回値保存レジスタの要素「Carter」と与えられた要素「Clinton」とが異なるため（ステップ3310でイエス(Yes)）、各PMMは新値登録処理を実行する（ステップ3312）。この処理においては、値番号カウンタのカウント値がインクリメント（ $0 + 1 = 1$ ）され、同一値個数カウンタのカウント値が、受理したデータ中の自PMM内存在数「1」に変更され、かつ、前回値保存レジスタの内容が、要素「Clinton」に書き換えられる（図35（b）参照）。

順位番号「3」の要素「Clinton」に関しても同様の処理が施される。たとえば、PMM3は、第1のバスに要素「Clinton」および自PMM内存在数「1」を送出し（ステップ3306参照）、かつ、当該要素「Clinton」の順位番号に、値番号カウンタのカウント値「1」を代入する（ステップ3307および図36（a）参照）。また、各PMMは、順位番号カウンタのカウント値に、受理した自PMM内存在数「1」を加える（ステップ3309参照）とともに、同一値個数カウンタのカウント値に、自PMM内存在数「1」を加える（ステップ3311および図36（a）参照）。さらに、順位番号「4」の要素「Johnson」に関しても、図36（b）に示すように、PMM1が、第2のバスに、要素「Clinton」および同一値個数カウンタのカウント値「2」を送出し（ステップ3305）、第1のバスに、要素「Johnson」および自PMM内存在数「1」を送出し（ステップ3306）、かつ、要素「Johnson」の順位番号に、値番号カウンタに「1」を加えた値（ $1 + 1 = 2$ ）を代入する。その一方、各PMMにおいても、順位番号カウンタのカウントアップおよび新値登録処理が実行される（ステップ3309、3312および図36（b）参照）。他の順位番号の要素についても、同様の処理が施される。各要素についての処理は、図37（a）、（b）および図38に示されている。なお、図38に関して、PMM1は、最後

の要素「Johnson」、および、その要素の存在数を第 1 のバスに送出し、かつ、終了を示すデータを第 2 のバスに出力する（ステップ 3315 参照）。

前述したように、第 2 のバスには、PMM “k” の入力が続けられている。したがって、第 2 のバスには、重複のない要素と、これに関する値番号カウンタのカウント値とが与えられる。したがって、PMM “k” はこれらを受取り、受取った要素を、値リストに順次配置するとともに、受取った値番号カウンタのカウント値を、存在数配列に順次配置する。図 39 (a) は、PMM “k” 内に作成された値リストおよび存在数配列を示す図である。これらは、ステップ 3305 或いはステップ 3314 にて送出され（図 35 (b)、図 36 (b) および図 38 参照）、PMM “k” に伝達されている。図 39 (a) に示すように、要素が重複なく値リストに配置され、かつ、各要素がいくつ存在するかを示す存在数（すなわち重複数）が存在数配列に配置されている。

さらに、PMM 1～PMM 4において、レコードと、各要素に、重複がないように付された順位番号とを対応させる値リストへのポインタ配列を作成することができる。つまり、レコードと、当該レコードに対応する要素に付された順位番号とを対応させた配列を作成すれば、これが値リストへのポインタ配列とすることができる（図 39 (b) 参照）。図 39 (b) において、レコード「0」に関して、対応する要素の順位番号「2」が、値リストへのポインタ配列におけるポインタ値となる。これは、値リスト（図 39 (a) 参照）において、格納位置番号「2」であるような値を指示すべきことを示している。すなわち、値リストへのポインタ配列のポインタ値により、PMM “k” に格納された値リストを指示することができ、これにより、レコードから要素を特定することが可能となる。

このように本実施の形態によれば、PMM に分掌された配列の要素をソートして順位番号を付し、かつ、同一の要素には同一の順位を付すように、順位を振り直している。要素は、新たに得られた重複のない順位と対応付けられて、値リストに格納される。当該順位は、値リストへのポインタ配列として、分掌された配列中の要素に対応付けられている。したがって、レコードに基づき、ポインタ配列のポインタ値を経て、値リスト中の要素を特定することが可能となる。

[値リストの共有化（第4の実施の形態）]

次に、本発明の第4の実施の形態につき説明を加える。第4の実施の形態においては、二つの配列を共有化（ジョイン）している。この前提として、コンパイル処理による値リスト、および、値リストへのポインタ配列が作成されている。

- 5 また、値リストや、値リストへのポインタ配列には、空間IDが付され、各PMMは、当該空間ID等により、自己が分掌している配列に関する種々の情報を把握している。

図40は、第4の実施の形態にかかる共有化処理を示すフローチャートである。

- 説明を容易にするために、図41(a)に示すように、元のデータとして、レコードに対応した要素からなる配列（符号4100参照）が、あるPMM群に分掌されていると考える。このレコード群に関するコンパイル処理により、PMM 1およびPMM 2からなるPMM群に、ポインタ配列（符号4101参照）および値リスト（符号4102参照）からなるブロック（以下、「情報ブロック」と称する。）が形成されている。その一方、元のデータとして、レコードに対応する要素からなる他の配列（符号4110参照）が、他のPMM群に分掌され、かつ、コンパイル処理により、PMM群3およびPMM群4からなるPMM群に、ポインタ配列（符号4111参照）および値リスト（符号4112参照）からなる情報ブロックが形成されていると考える。
- 10
15

- 各PMMに、CPU12から、値リストのジョインを指示するインストラクションが、二つの値リストを示す配列の空間IDとともに伝達される。各PMMのうち、ジョインすべき配列が自己の掌握する値リスト或いはその部分であるようなもの（つまり、上記例では、PMM1～PMM4）は、空間IDに基づき、ジョインの対象となる値リストを特定する（ステップ4001および図42(a)参照）。次いで、PMM1～PMM4は、二つの値リストを合併した状態で、これらをソートして各要素に順位番号を付与する（ステップ4002）。このソート処理のために、第1の実施の形態にかかるソート処理を利用することができる。
- 20
25
- 上記例においては、まず、PMM1およびPMM2からなる第1のPMM群、および、PMM3およびPMM4からなる第2のPMM群のそれぞれにおいて、要

素の順位番号付与の処理を実行し、次いで、第1のPMM群を前半のPMM群とし、かつ、第2のPMM群を後半のPMM群とすることで、二つのPMM群中の要素に順位番号を付与する。図42(b)は、このようにして要素に順位番号が付された状態を示す図である。

- 5 その後に、処理対象となる値リストを分掌するPMMの間でコンパイル処理が実行され、これにより、他のPMM或いはPMM1～PMM4の何れかに、共通化された値リストおよび共通化された存在数配列が生成される（ステップ4003）。すなわち、コンパイル処理により、マージされた値リストの要素が重複しないような新たな値リストと、各要素がどれだけ重複して存在しているかを示す存在数を格納した存在数配列が得られる（図42(c)参照）。このような処理
- 10 の後に、ジョインされた新たな値リスト（すなわちコンパイル処理により得られた値リスト）を指示するための新たなポインタ配列が求められる。これは、共有化前の情報ブロックにおけるポインタ配列中のポインタ値が示す、コンパイル処理により得られた順位番号配列の対応する順位番号を、当該ポインタ配列中のポ
- 15 インタ値の位置と対応する位置に格納するような新たなポインタ配列を作成することにより実現される。上記順位番号配列中の値は、各要素に付された新たな順位番号（図42(c)参照）に対応することは理解できるであろう。

- 図43(a)に示すように、たとえば、ポインタ配列中の第1のポインタ値「1」の示す位置の順位番号配列中の値（順位番号）は「2」であるため、共有
- 20 化された後のポインタ配列中の対応する位置のポインタ値は「2」となる。また、第2のポインタ値「2」の示す位置の順位番号配列中の値（順位番号）は「3」であるため、共有化されたポインタ配列中の対応する位置のポインタ値は「3」となる。このようにして、ジョインされた値リストに関するポインタ配列を得ることが可能となる（図43(a)および図43(b)）。

- 25 このような、新たなポインタ配列、および、ジョインされた値リストにより、レコードから値（要素）を特定できることは明らかであろう。図44に示すように、レコードが、新たに得られた値リストへのポインタ配列中、対応する位置のポインタ値を特定し、かつ、当該ポインタ値が、その値が示す位置にある、値リ

スト中の要素を特定する。ここで、二つの値リストがジョインされているにもかかわらず、元のデータの要素と同一の要素が指定されることが理解できるであろう。

このように、第4の実施の形態によれば、複数の値リストを併合して、併合された値リストの要素に関して、ソート処理とコンパイル処理とを組み合わせることにより、ジョインされた値リスト、および、各値リストの順位番号配列を得る。レコードから値リストを指定するためのポインタ配列により順位番号配列の値（順位番号）が特定され、当該順位番号を、レコードに対応する位置に格納することにより、レコードに基づきジョインされた値リストを指定するための、新たなポインタ配列を得ることができる。したがって、上述したソート処理の時間およびコンパイル処理の時間程度で、複数の値リストをジョインすることが可能となり、著しく処理速度を向上させることが可能となる。

本発明は、以上の実施の形態に限定されることなく、特許請求の範囲に記載された発明の範囲内で、種々の変更が可能であり、それらも本発明の範囲内に包含されるものであることは言うまでもない。

たとえば、前記実施の形態においては、本発明を、コンピュータシステムに適用しているがこれに限定されるものではなく、パーソナルコンピュータなどに接続可能なコンピュータボードに適用することもできる。この場合には、図1において、CPU12、メモリユニット14、バス24等がボード上に搭載され、これが、本発明における情報処理ユニットを構成する。

また、CPU12とメモリモジュール14との間、および／または、メモリモジュール14間を接続するバスの組の数は、前記実施の形態に限定されるものではなく、コンピュータシステムを搭載する回路基板の大きさ、各バスのビット数などを考慮して適宜決定することができる。また、前記実施の形態においては、メモリモジュールの入出力とバスとの接続を規定するためのスイッチ28と、CPUとメモリモジュールとの間、メモリモジュール間、或いは、メモリモジュールの入出力間で、バスの切断することができるスイッチ30とを設けている。スイッチ29、30を設けることにより、たとえば、あるバス（図1のバス24ー

4 参照) を、CPU モジュール 12 とメモリモジュール 14-1 とのデータ授受のために利用するとともに、同時に、メモリモジュール 14-2 とメモリモジュール 14-3 との間のデータ授受のために利用することができる(この場合に、スイッチ 30-5 をオフにすれば良い)。したがって、より有効にバスを利用する
5 ことが可能となっている。しかしながら、バスの組の数を十分に大きくできる場合、或いは、メモリモジュールの数が比較的少ない場合には、スイッチ 29 或いは 30 を必ずしも設けなくて良い。

また、本明細書において、制御信号ライン 25 を介して、CPU 12 からのインストラクションが与えられることを記載したが、制御信号ライン 25 を介して、
10 インストラクションのほか、クロックなど、各メモリモジュールが同期して作動するための種々の制御信号が与えられ、かつ、各メモリモジュールから CPU 12 への所定の信号(たとえば、エラー信号や、データ受取を示す信号)が与えられていることは言うまでもない。

さらに、前記実施の形態において、PMM 間の種々の接続を例示したが、PMM
15 M 間の接続や送受信に利用するバスの選択は、上記実施の形態に示すものに限定されない。

また、前記第 3 の実施の形態においては、図 32 に示すように、第 1 のバス(符号 3201 参照)を利用して、各 PMM 間の通信をなし、かつ、第 2 のバス(符号 3202 参照)を利用して、要素や当該要素の存在数(重複数)が通信さ
20 れているがこれに限定されるものではなく、たとえば、図 45 に示すように、重複のない要素の配列である値リストやその存在数配列を生成する PMM “k” が、第 1 のバス 4501 をモニターして、第 1 のバス 4501 上に表れる要素や存在数配列に基づき、所定の処理(たとえば、PMM 1 ~ PMM 4 にて実行されるカウンタのカウントアップやレジスタの内容の保持/更新)を実行して、値リスト
25 や存在数配列を作成しても良い。

さらに、本明細書において、一つの手段の機能が、二つ以上の物理的手段により実現されても、若しくは、二つ以上の手段の機能が、一つの物理的手段により実現されてもよい。

本発明によれば、著しく高速に、かつ、安定した処理時間で、配列のソート、コンパイルおよびジョインが可能な情報処理装置を提供することが可能となる。

産業上の利用分野

- 5 本発明は、特に、大量のデータを管理するシステム、たとえば、データベース、データウェアハウスに利用することできる。より具体的には、大規模な科学技術計算、受発注管理や証券取引などの基幹業務管理、事務管理に利用可能である。

請 求 の 範 囲

1. CPUモジュールと、それぞれがMPUおよびRAMコアとを有する複数のメモリモジュールと、前記CPUとメモリモジュールとの接続、および／または、任意のメモリモジュール間の接続をなす複数組のバスとを備え、前記
5 一以上のメモリモジュールにより把握される配列に関する処理が、CPUから各メモリモジュールのMPUに与えられるインストラクションにより、各メモリモジュールのMPUの作動により実行されるように構成された分散メモリ型情報処理システムであって、

前記メモリモジュールのMPUが、自己の把握する配列の部分構成する要素のソートを実行して、前記要素を特定の順序にしたがって並べ替えるソート
10 手段と、

前記自己の把握する前記部分が配列中に占める位置にしたがって、前記ソートされた要素を、その順位番号とともに、他のメモリモジュールに所定のバスを介して伝達し、或いは、所定のバスを介して、他のメモリモジュールから
15 の前記要素および順位番号を受理するI/Oと、

前記要素および順位番号を受理した場合に、自己の把握する要素との比較により、受理した要素の順位番号の候補である仮想順位番号を算出して、前記他のメモリモジュールに返送する順位番号算出手段と、

前記仮想順位番号を受理した場合に、当該仮想順位番号にしたがって、要素
20 の順位を確定する順位確定手段とを備え、

前記要素および順位番号を送出する側のメモリモジュールである提示メモリモジュールと、前記要素および順位番号受理して仮想順位番号を算出する側のメモリモジュールである判定メモリモジュールとの通信により、前記配列の要素の順位番号を確定することを特徴とする情報処理システム。

25 2. 前記メモリモジュールが、

確定した順位番号にしたがって、処理対象となる要素を特定して何れかのバスに送出する要素特定／送出手段と、

前回の処理対象となった要素と送出された要素とを比較する要素比較手段と、

同一の要素が送出された場合には、その値をカウントアップする、同一の要素の存在数を示す同一値個数カウンタとを備え、前記要素比較手段が、前回の処理対象となった要素と送出された要素とが異なると判断した場合に、前回の処理対象となった要素、および、当該要素に関する同一値個数カウンタの値を関連付けて何れかの送出するように構成され、さらに、

何れかのメモリモジュールが、

送出された前回の処理対象となった要素および関連するカウンタの値を受理して、これらを関連付け、かつ、受理した順序で配置する配列を備えたことを特徴とする請求項1に記載の情報処理システム。

10 3. 前記メモリモジュールが、

前記要素比較手段が、前回の処理対象となった要素と送出された要素とが異なると判断した場合に、その値をカウントアップする、重複のない順位番号を示す値番号カウンタと、

15 送出された要素に関して、前回の処理対象となった要素と送出された要素とが同一の場合には値番号カウンタの値を、重複のない当該要素の順位番号と決定し、その一方、これらが異なる場合には、カウントアップされた値番号カウンタの値を、重複のない当該要素の順位番号と決定して、当該順位番号を更新する順位番号更新手段とを備えたことを特徴とする請求項2に記載の情報処理装置。

20 4. CPUモジュールと、それぞれがMPUおよびRAMコアとを有する複数のメモリモジュールと、前記CPUとメモリモジュールとの接続、および／または、任意のメモリモジュール間の接続をなす複数組のバスとを備え、前記一以上のメモリモジュールにより把握される配列に関する処理が、CPUから各メモリモジュールのMPUに与えられるインストラクションにより、各メモリモジュールのMPUの作動により実行されるように構成された分散メモリ型情報処理システムを利用した配列のソート方法であって、

25 (a) メモリモジュールにおいて、自己が把握する配列の部分を構成する要素をソートするステップと、

- (b) 前記自己の把握する前記部分が配列中に占める位置にしたがって、前記配列の部分を把握するメモリモジュールのうち、要素および順位番号を送出する側の提示メモリモジュール、および、要素および順位番号を受理する側の判定メモリモジュールを決定するステップと、
- 5 (c) 提示メモリモジュールにおいて、ソートされた要素を、その順位番号とともに、他のメモリモジュールに所定のバスを介して伝達するステップと、
- (d) 判定メモリモジュールにおいて、所定のバスを介して他のメモリモジュールからの前記要素および順位番号を受理するステップと、
- (e) 前記判定メモリモジュールにおいて、当該判定メモリモジュールが把握する要素の順位番号に基づき、受理した要素の順位番号の候補を示す仮想順位
10 番号を算出して、当該仮想順位番号を、前記提示メモリモジュールに返送するステップと、
- (f) 前記提示メモリモジュールにおいて、前記仮想順位番号を受理した場合に、当該仮想順位番号にしたがって、要素の順位番号を更新するステップと、
- 15 (g) 前記ステップ(d)～(f)が終了するごとに、当該ステップ(d)～(f)により所定の順位番号が付された要素に関する提示メモリモジュールと判定メモリモジュールからなるメモリモジュール群を、それぞれ、提示メモリモジュール群、および、判定メモリモジュール群の一方として、ステップ(d)～(f)を繰り返すことにより、各メモリモジュール群における要素
20 の順位番号を更新することにより、配列の各要素の順位番号を確定することを特徴とするソート方法。
5. 前記ステップ(e)が、
- (e1) 受理した要素より前方に位置すべき要素の数を示す前方挿入数と、前方に位置すべき要素に関する順位番号と、受理した順位番号とに基づき、仮想順位
25 番号を算出するステップを含むことを特徴とする請求項4に記載のソート方法。
6. 前記ステップ(f)が、
- (f1) 受理した仮想順位番号を、ステップ(c)にて送出した要素の順位番号に

代入するステップを含むことを特徴とする請求項4または5に記載のソート方法。

7. さらに、

5 (h) 提示メモリモジュール群において、当該提示メモリモジュール群を構成するメモリモジュールにて把握されている要素が、当該メモリモジュール群においていくつ存在しているかを示す重複数を算出するステップを備え、

前記ステップ(c)が、

10 (c1) 同一の要素を重複して伝達しないように、ソートされた要素を、その順位番号および重複数とともに、他のメモリモジュールに伝達するステップを含み、

前記ステップ(e)が、

(e2) 受理した要素より前方に位置すべき要素の数を示す前方挿入数と、前方に位置すべき要素に関する順位番号と、受理した順位番号および重複数とに基づき、仮想順位番号を算出するステップを含み、かつ、

15 前記ステップ(f)が、

(f2) 仮想順位番号と、ステップ(c)における要素の送出時の順位番号との差に基づき、当該要素と同一の要素の順位番号を決定するステップを含むことを特徴とする請求項4に記載のソート方法。

20 8. 初期的に提示メモリモジュールが単独のメモリモジュールであり、かつ、受信モジュールも単独のメモリモジュールであり、

(d) ~ (f) のステップが終了する毎に、 n (n : 1以上の整数) がインクリメントされるような 2^n のメモリモジュールからなる提示メモリモジュール群と、 2^n のメモリモジュールからなる判定メモリモジュール群が形成されることを特徴とする請求項4ないし7の何れか一項に記載のソート方法。

25 9. 請求項4ないし6の何れか一項に記載された方法により、配列をソートし、かつ、当該ソートされた配列に基づき、前記配列中の要素が、重複なく、かつ、所定の順序にて配置された新たな配列を生成するコンパイル方法であって、

- (i) 所定のメモリモジュールにおいて、順位番号にしたがって処理対象となる要素を送出するステップと、
- (j) 前回の処理対象となった要素と同一の要素が送出された場合には、同一の要素の存在数を示す同一値個数カウンタをカウントアップし、その一方、前
- 5 回の処理対象となった要素と異なる要素が送出された場合には、前回の処理対象となった要素、および、当該要素に関する同一値個数カウンタの値を関連付けて、これらを送出するステップと、
- (k) 前回の処理対象となった要素、および、関連する同一値カウンタの値を受理して、これらに関連付けて新たな配列中に配置するステップとを備え、
- 10 (l) ステップ(i) ~ (j) を繰り返すことにより、前記新たな配列中に、要素およびその存在数が関連付けられて配置されることを特徴とするコンパイル方法。
10. さらに、
- (m) 何れかのモジュールにおいて、ステップ(j) にて送出される要素および
- 15 関連する同一値個数カウンタの値をモニターするステップを備え、
- 当該何れかのモジュールにより、ステップ(k) が実行されることを特徴とする請求項9に記載のコンパイル方法。
11. (n) 当該配列の要素を把握するメモリモジュールにおいて、処理対象となっている要素の順位番号および当該要素の存在数をそれぞれ格納する順位番号カウンタおよび同一値個数カウンタを設けるとともに、および、前回の処理
- 20 対象となった要素を一時的に格納するレジスタを設けるステップと、
- (o) 順位番号にしたがって、当該順位番号が付された要素を把握するメモリモジュールにおいて、当該要素を第1のバスに送出するステップと、
- (p) 配列の要素を把握するメモリモジュールにおいて、受理した要素とレジスタの内容とを比較して、これらが一致する場合には、存在数をカウントアップする一方、これらが一致しない場合には、レジスタの内容および存在数カウンタの値を、第2のバスに送出した後に、レジスタの内容および存在数カウンタの値を更新するステップと、
- 25

(q) 何れかのメモリモジュールにおいて、前記レジスタの内容および存在数カウンタの値を、それぞれ要素および当該要素の存在数として、配列中に配置するステップとを備えたことを特徴とする請求項9に記載のコンパイル方法。

12. ステップ(n)が、さらに、

5 (nl) 処理対象となっている要素に関して、重複のない順位番号を格納する値カウンタを設けるステップを含み、

前記ステップ(p)が、

(pl) 受理した要素とレジスタの内容とを比較して、これらが一致する場合に、当該処理対象となる要素の順位番号に、値番号カウンタの値を付与する一方、

10 これらが一致しない場合に、値番号カウンタをカウントアップし、処理対象となる要素の順位番号に、カウントアップされた値番号カウンタの値を付与するステップを含むことを特徴とする請求項11に記載のコンパイル方法。

13. 請求項4ないし請求項8の何れか一項に記載のソート方法、および、請求項9ないし12の何れか一項に記載のコンパイル方法を用いて、複数の配列の共有化を実現する配列のジョイン方法であって、

(r) 複数の配列を合併して、これら配列の要素の各々に順位番号を付す前記ソート方法にかかる処理を実行するステップと、

(s) 前記合併した配列中の要素およびその順位番号にしたがって、前記コンパイル方法にかかる処理を実行し、重複した要素の存在しない新たな配列を生成するステップとを備えたことを特徴とする配列のジョイン方法。

14. CPUモジュールと、それぞれがMPUおよびRAMコアとを有する複数のメモリモジュールと、前記CPUとメモリモジュールとの接続、および／または、任意のメモリモジュール間の接続をなす複数組のバスとを備え、前記一以上のメモリモジュールにより把握される配列に関する処理が、CPUから各メモリモジュールのMPUに与えられるインストラクションにより、各メモリモジュールのMPUの作動により実行されるように構成された分散メモリ型情報処理システムを利用した複数の配列のジョイン方法であって、請求項4ないし請求項8の何れか一項に記載のソート方法、および、請求項9

ないし 1 2 の何れか一項に記載のコンパイル方法を用いて、複数の配列の共有化を実現する配列のジョイン方法において、

5 前記メモリモジュールが、それぞれ、レコード番号に基づき、要素を格納した配列である値リストにおける所定の要素を指定するために、レコード番号に対応する位置に、値リストを示すポインタ値を配置したポインタ配列を備え、

(r1) 複数の値リストを合併して、これら配列の要素の各々に順位番号を付す前記ソート方法にかかる処理を実行するステップと、

10 (t) 前記合併した値リスト中の要素およびその順位番号にしたがって、前記コンパイル方法にかかる処理を実行し、重複した要素の存在しない新たな値リストを生成するとともに、前記要素の順位番号を、重複した要素の存在しない場合の当該要素の順位番号に更新するステップと、

15 (u) 前記重複した要素の存在しない場合の要素の順位番号からなる配列を、新たな値リストを示すための、新たなポインタ配列とするステップとを備えたことを特徴とするジョイン方法。

FIG. 1

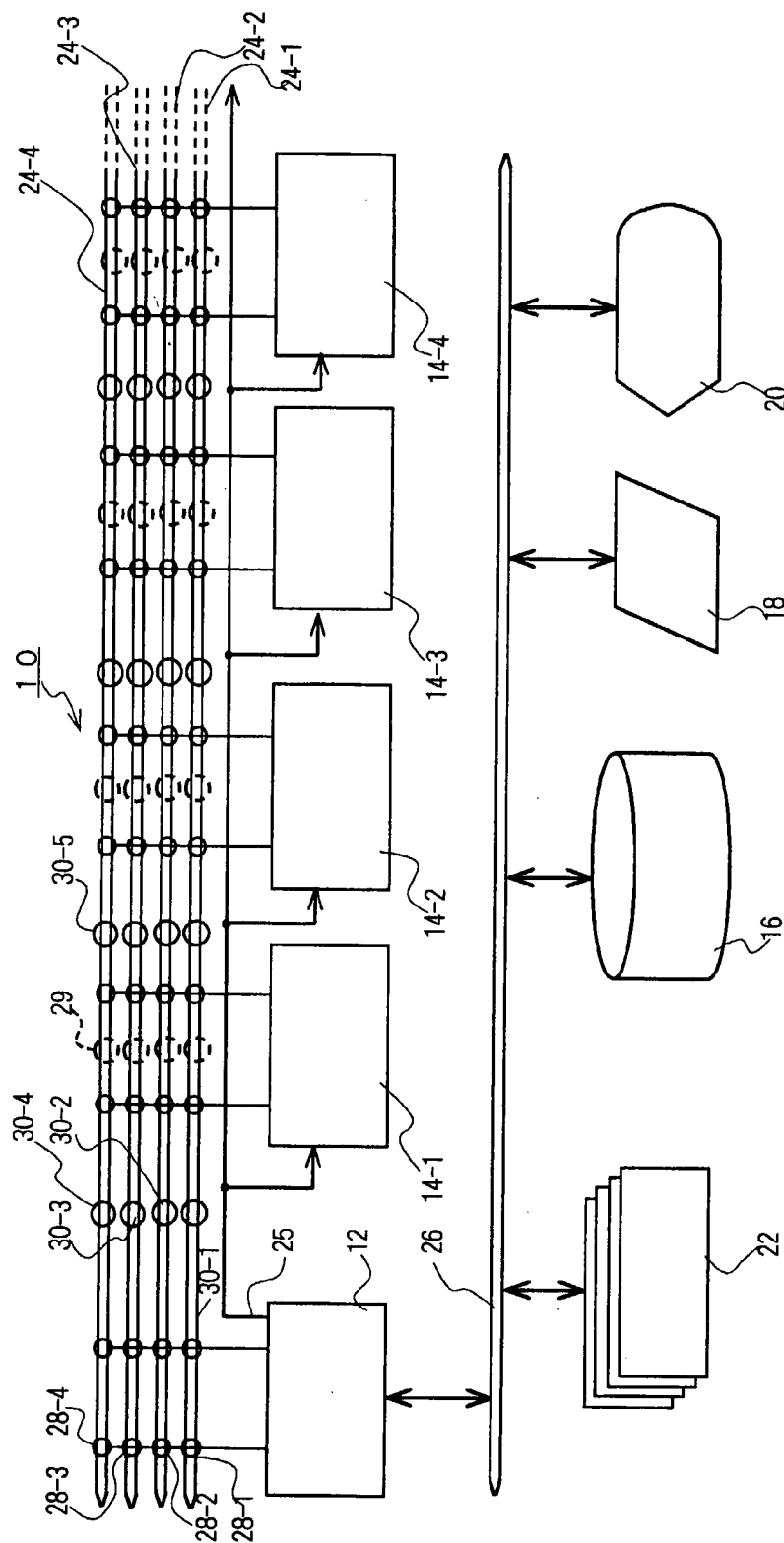


FIG. 2

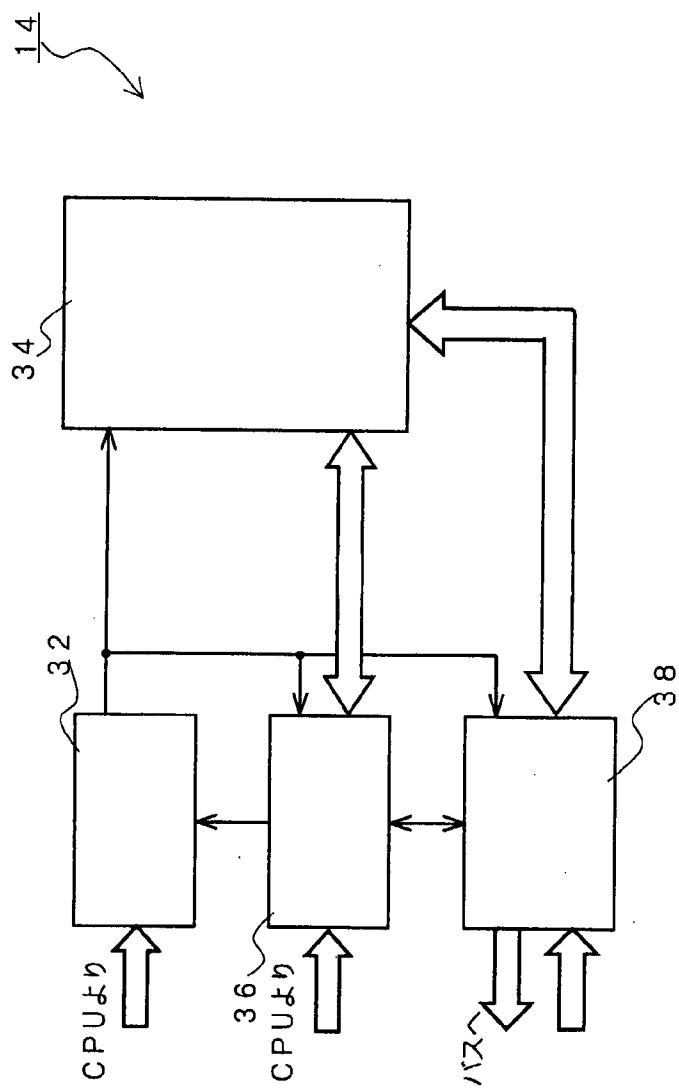


FIG. 3

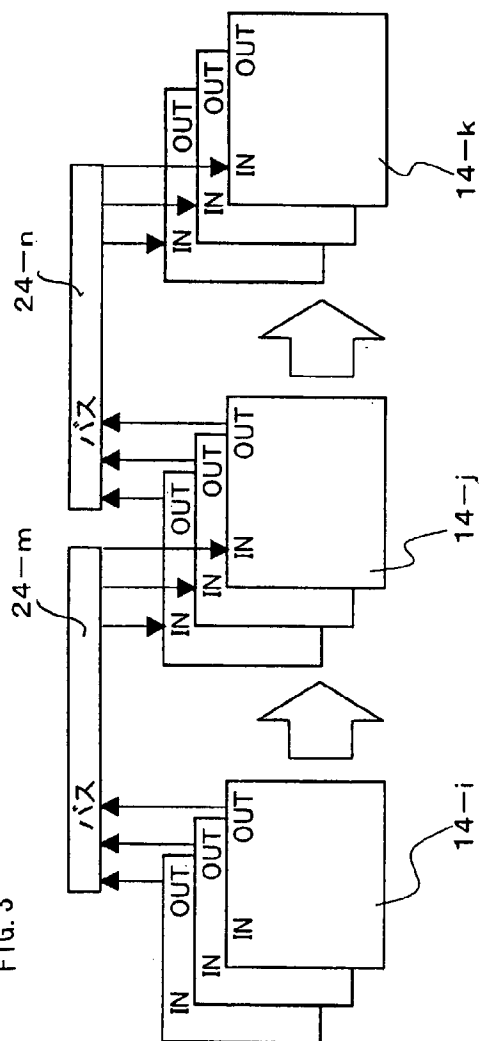


FIG. 4

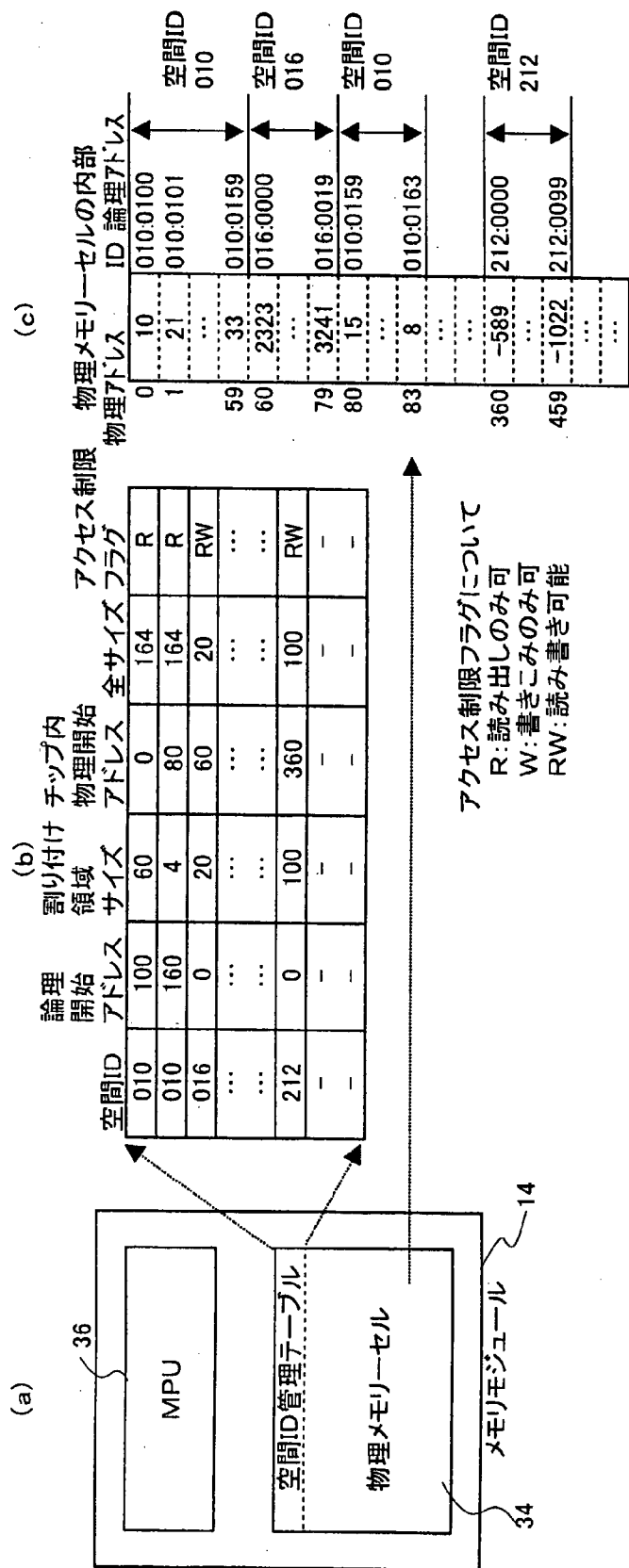


FIG. 5

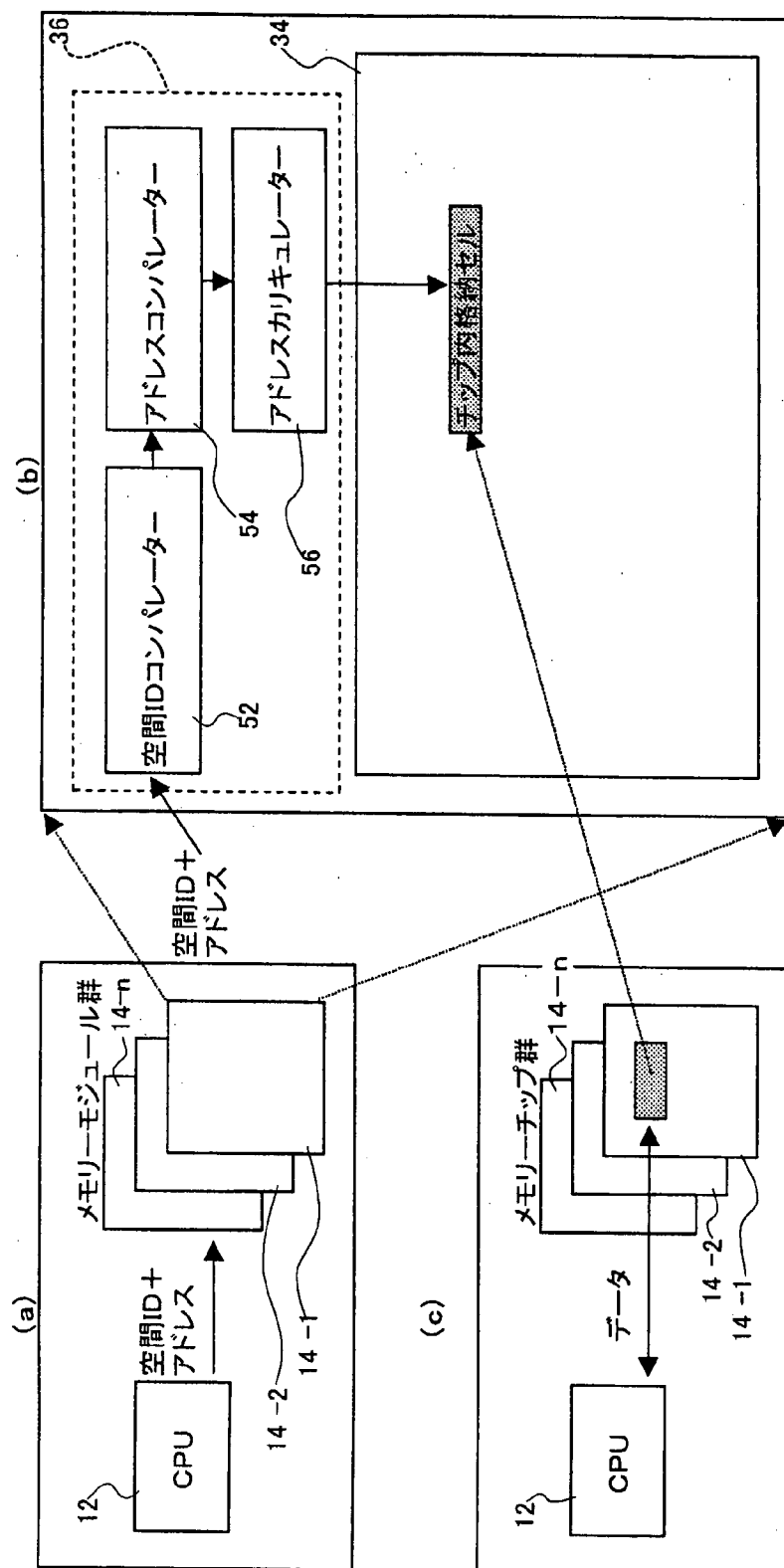


FIG. 6 (a)

0	Smith		PMM14-1の守備範囲
1	Carter		
2	Carter		PMM14-2の守備範囲
3	Monroe		
4	Kennedy		PMM14-3の守備範囲
5	Gore		
6	Wilson		PMM14-4の守備範囲
7	Johnson		

FIG. 6 (b)

0	Carter		PMM14-1の守備範囲
1	Smith		
2	Carter		PMM14-2の守備範囲
3	Monroe		
4	Gore		PMM14-3の守備範囲
5	Kennedy		
6	Johnson		PMM14-4の守備範囲
7	Wilson		

FIG. 6 (c)

順位番号			
0	Carter	0	PMM14-1の守備範囲
1	Smith	1	
2	Carter	2	PMM14-2の守備範囲
3	Monroe	3	
4	Gore	0	PMM14-3の守備範囲
5	Kennedy	1	
6	Johnson	2	PMM14-4の守備範囲
7	Wilson	3	

FIG. 7

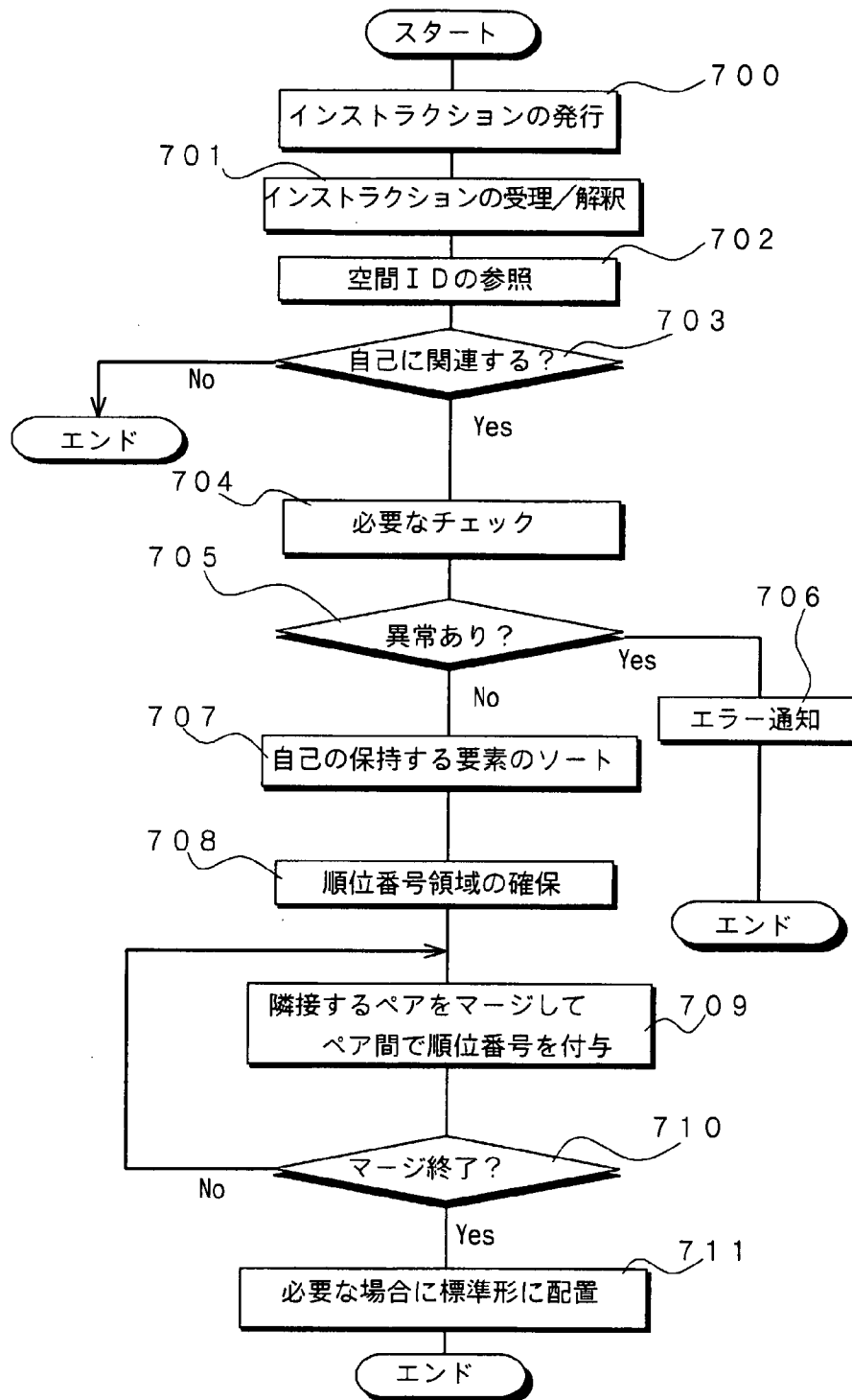
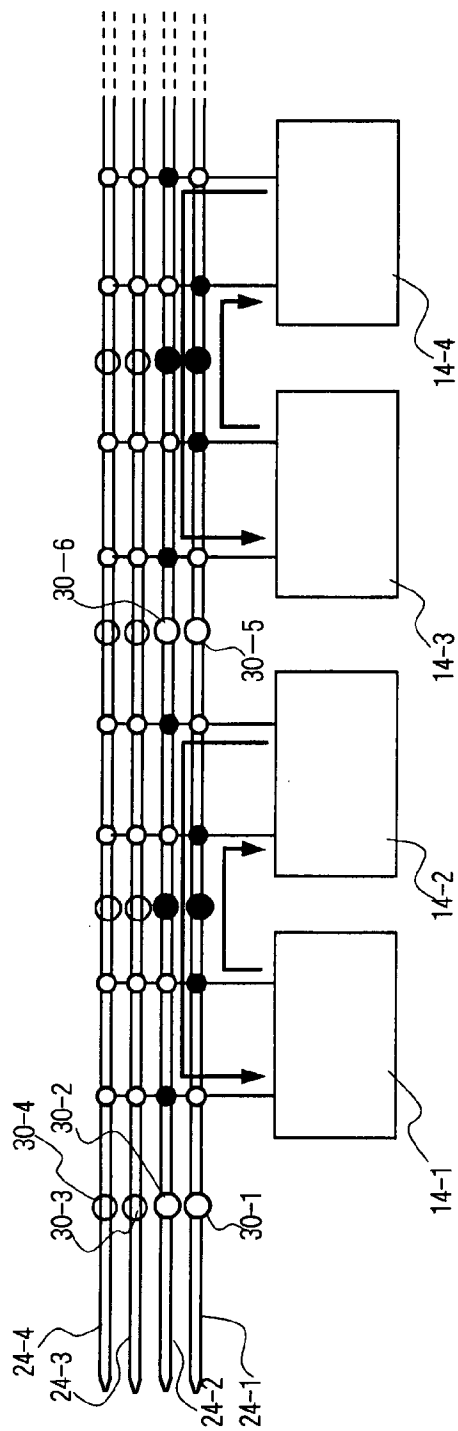


FIG. 8



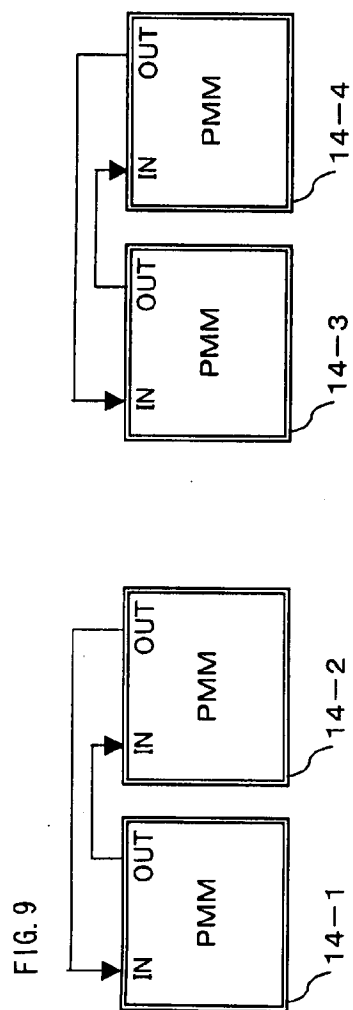


FIG. 10 (a)

順位番号		
Putポインタ→ 0に初期化	1	Carter 0
	0	Smith 1
比較ポインタ⇒ (0,0,0)に初期化	2	Carter 0
	3	Monroe 1

FIG. 10 (b)

順位番号		
0→	1	Carter 0
	0	Smith 1
(0,0,0)⇒	2	Carter 0
	3	Monroe 1

“Carter”

FIG. 10 (c)

順位番号		
0→	1	Carter 0
	0	Smith 1
(0,0,0)⇒	2	Carter 0
	3	Monroe 1

FIG. 10 (d)

順位番号		
0→	1	Carter 0
	0	Smith 1
(0,0,0)→(0,1,1)	2	Carter 0
	3	Monroe 1

FIG. 11 (a)

順位番号

0 →	1	Carter	0 → 0
1 →	0	Smith	1
(0,1,1) ⇒	2	Carter	0
	3	Monroe	1

FIG. 11 (b)

順位番号

1 →	0	Carter	0
		Smith	1
(0,1,1) ⇒	2	Carter	0
	3	Monroe	1

"Smith"

FIG. 11 (c)

順位番号

1 →	1	Carter	0
	0	Smith	1
⇒	2	Carter	0
	3	Monroe	1

FIG. 11 (d)

順位番号

1 →	1	Carter	0
	0	Smith	1
(0,1,1) ⇒	2	Carter	0 → 1
(2,1,2) ⇒	3	Monroe	1 → 2
(2,2,3) ⇒			
(2,2,4) [ステップ1322の処理後]			

FIG. 12 (a)

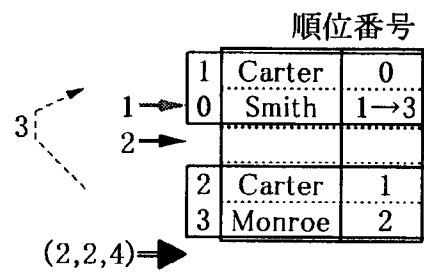


FIG. 12 (b)

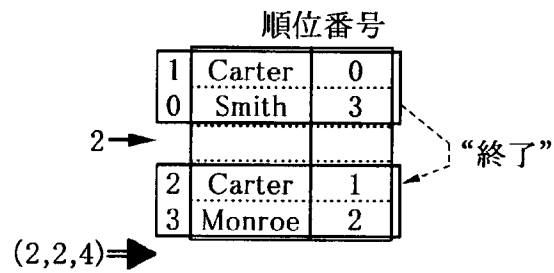


FIG. 12 (c)

順位番号

5	Gore	0
4	Kennedy	2
7	Johnson	1
6	Wilson	3

FIG. 13A

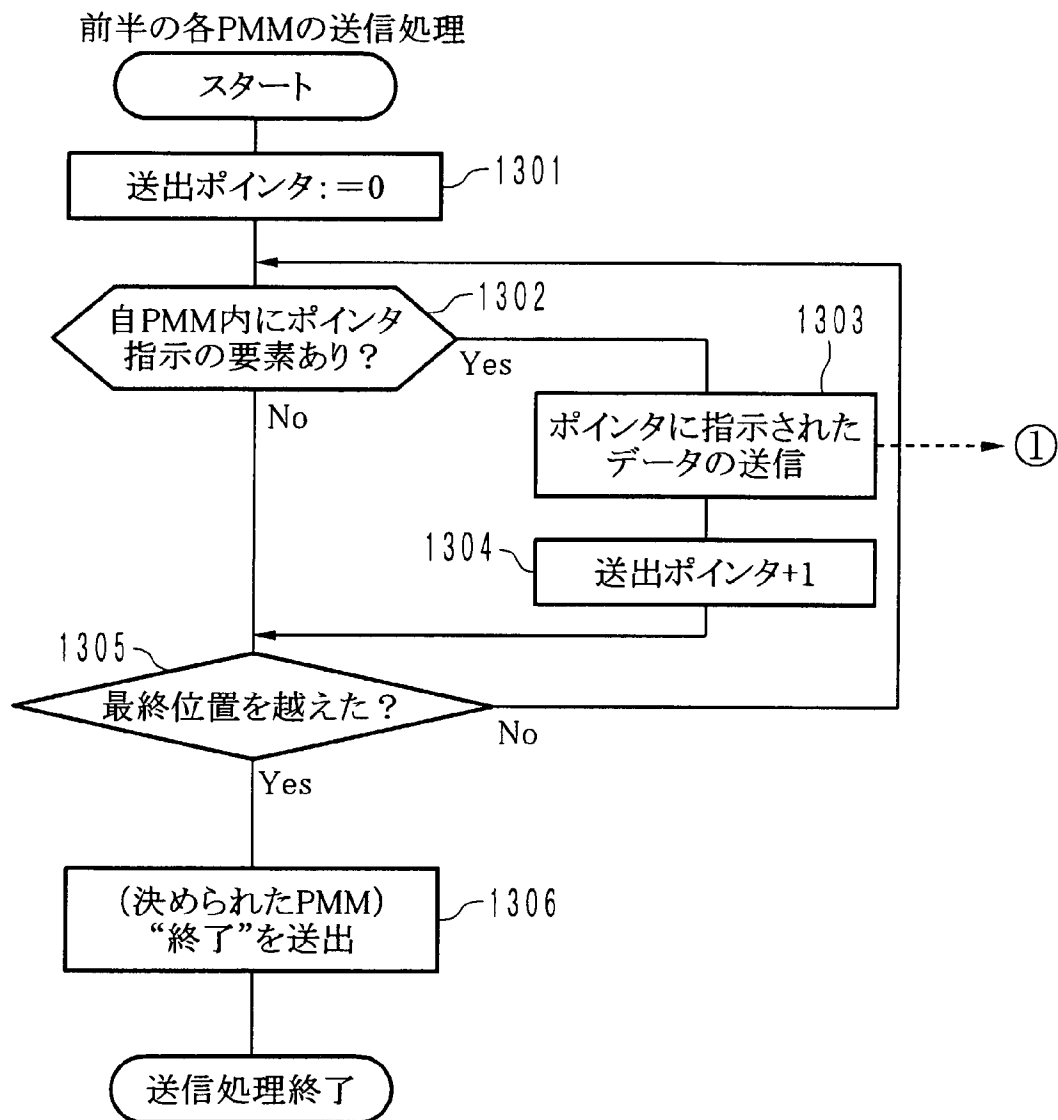


FIG. 13B

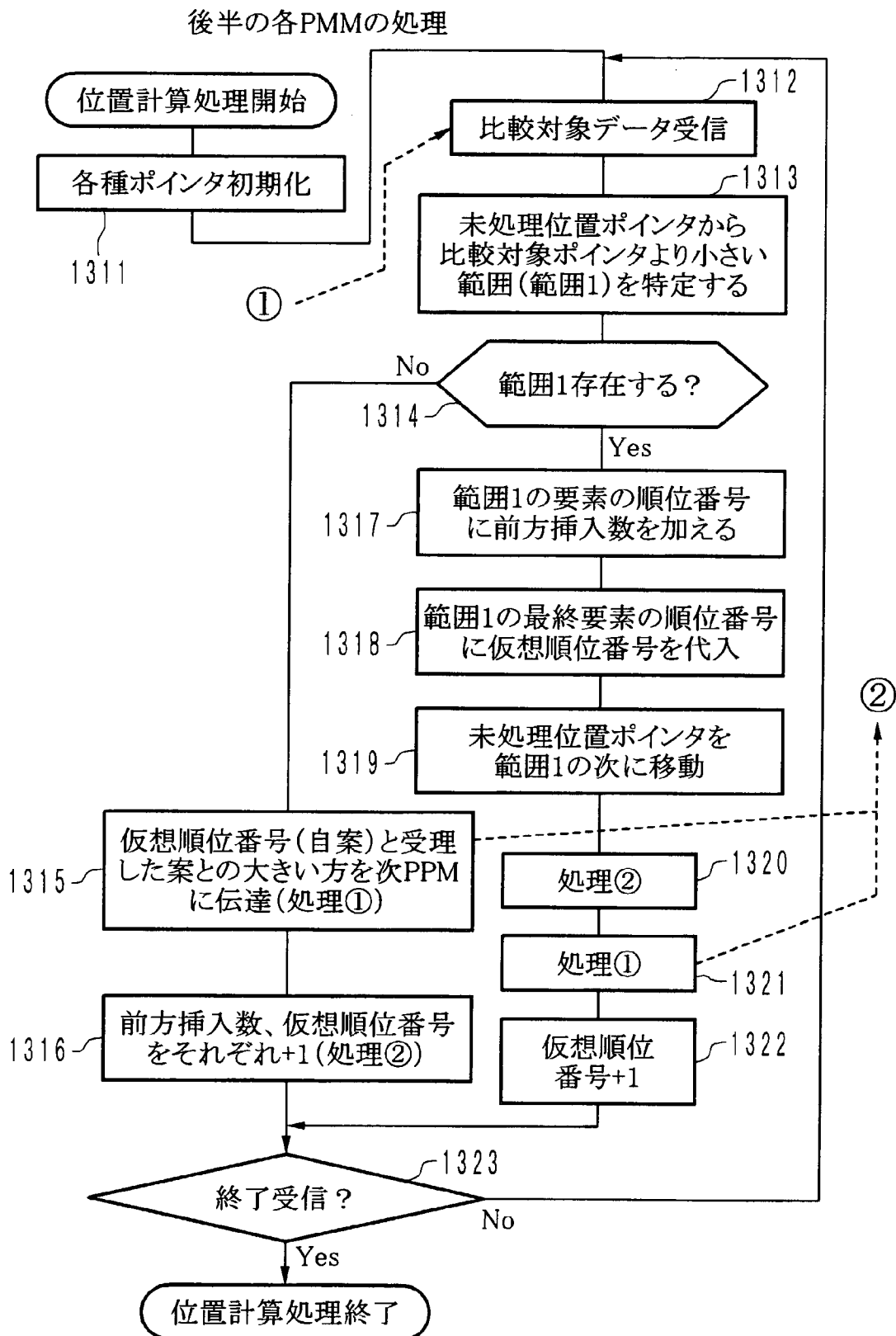


FIG. 13C

前半の各PMMの受信処理

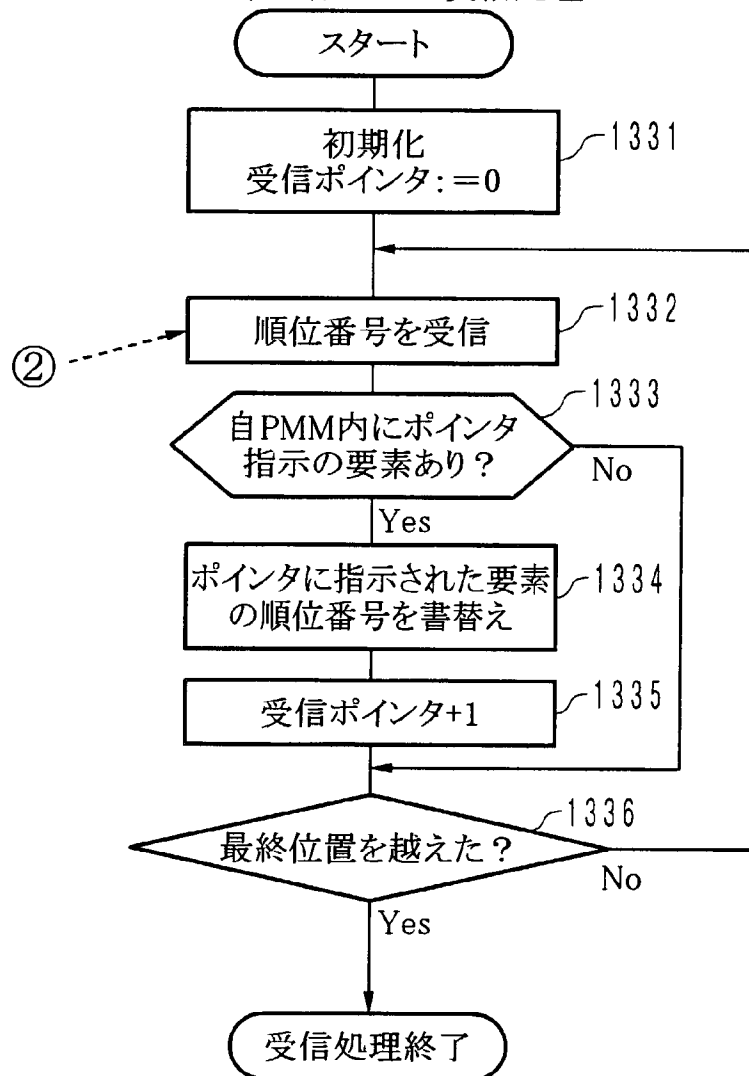


FIG. 14 (a)

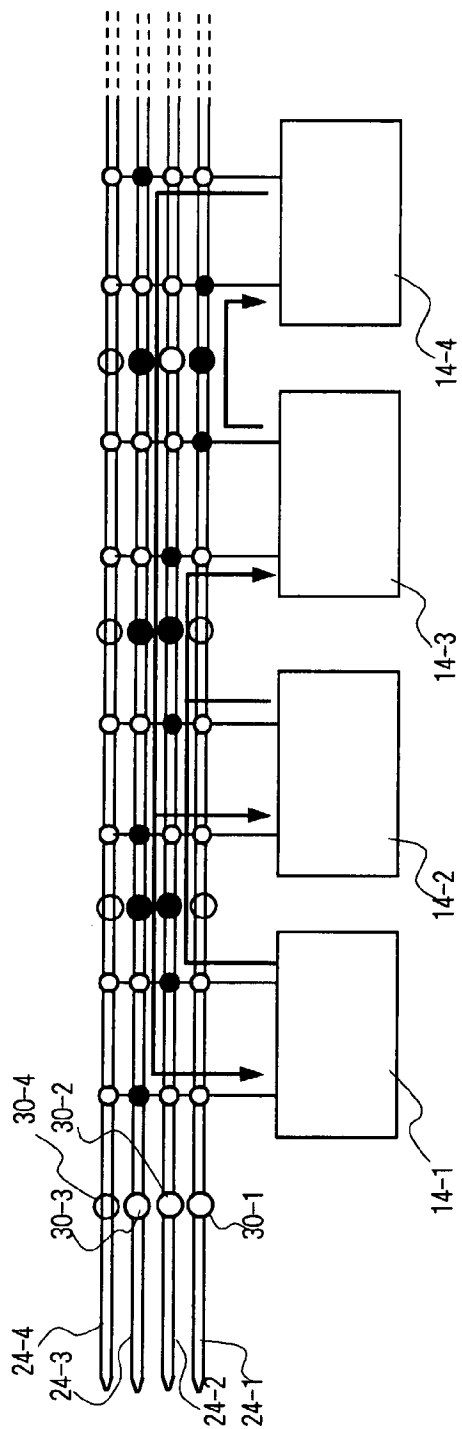


FIG. 14 (b)

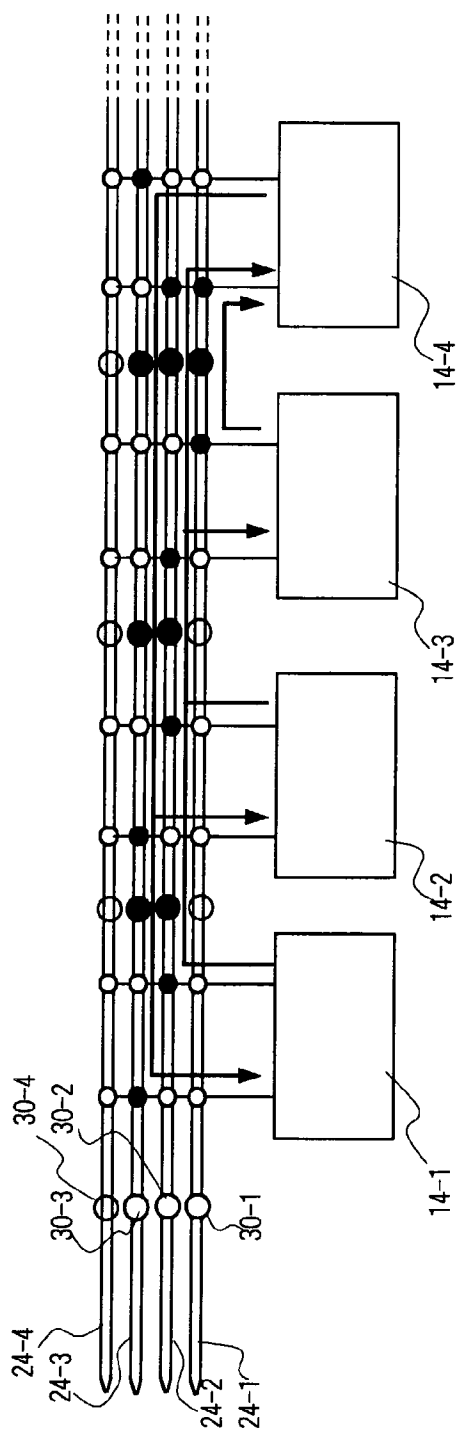


FIG. 15 (a)

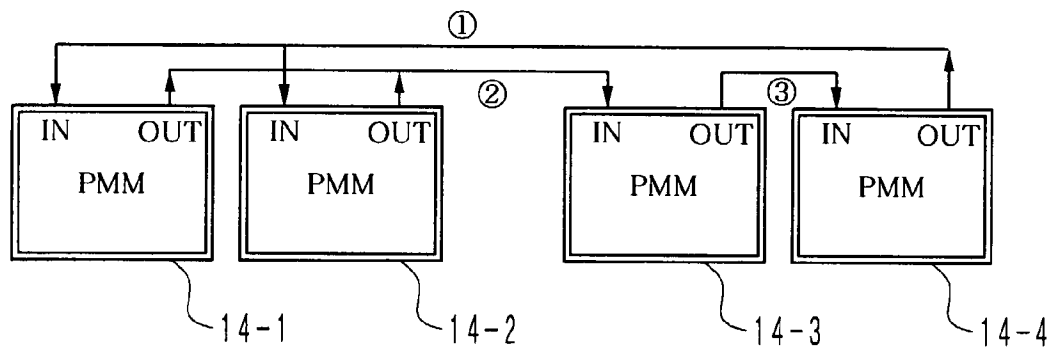


FIG. 15 (b)

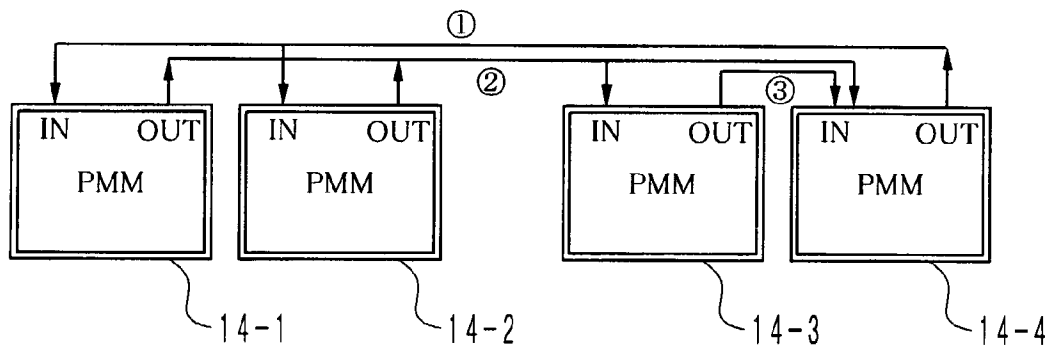


FIG. 16 (a)

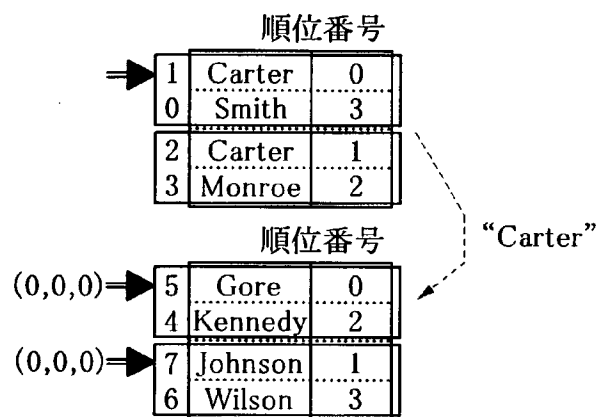


FIG. 16 (b)

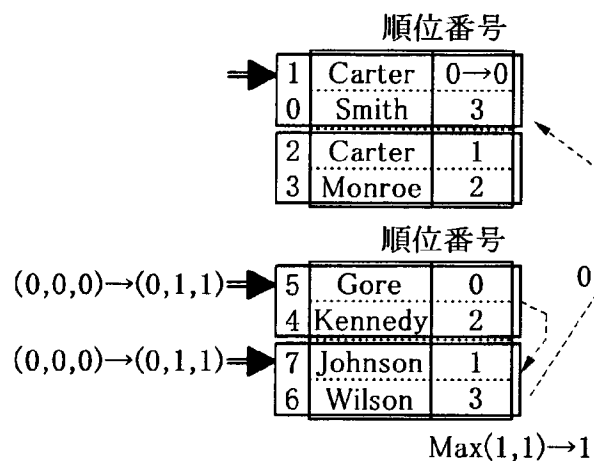


FIG. 17 (a)

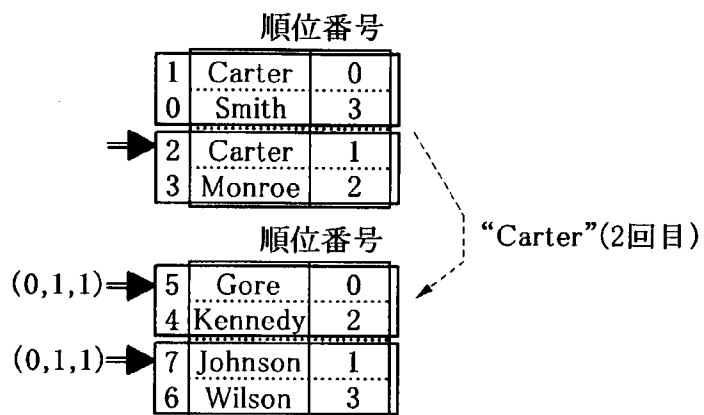


FIG. 17 (b)

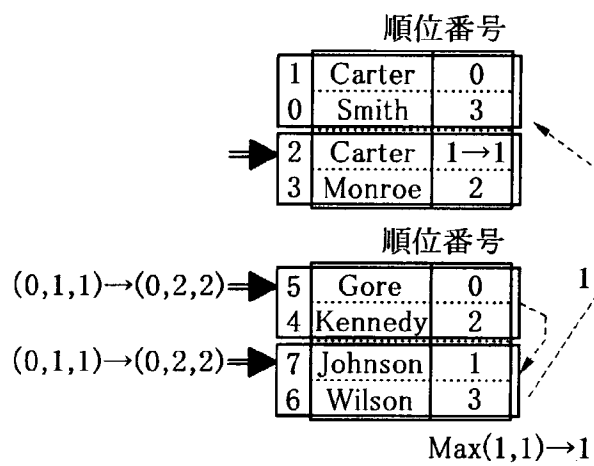


FIG. 18 (a)

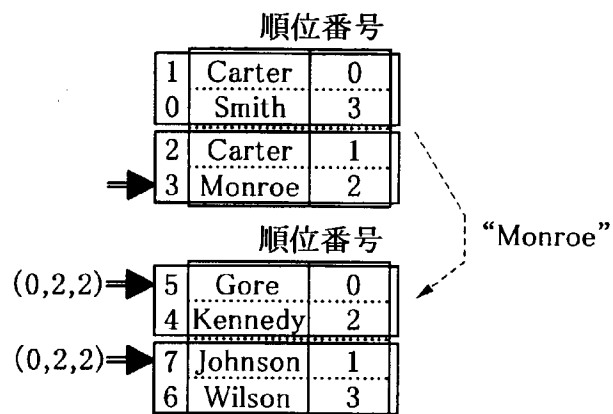


FIG. 18 (b)

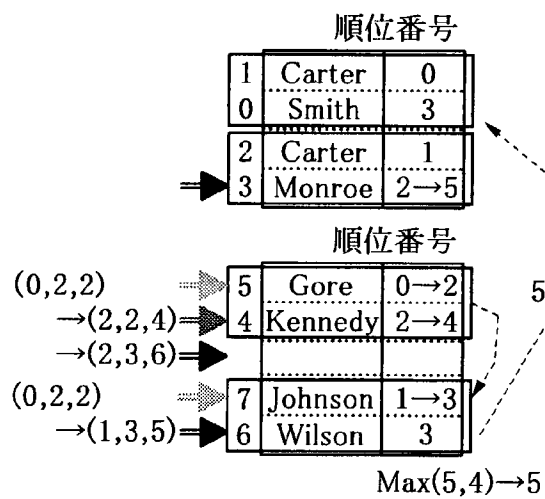


FIG. 19 (a)

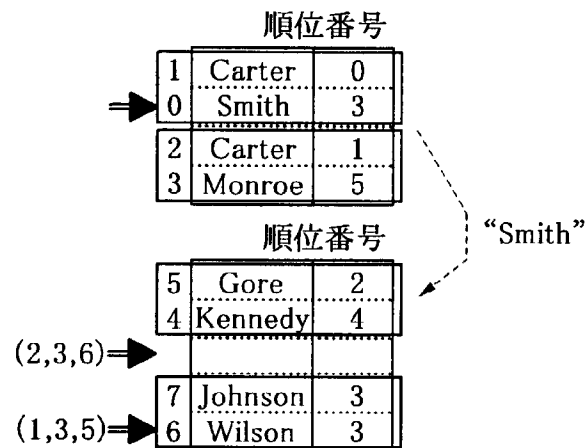


FIG. 19 (b)

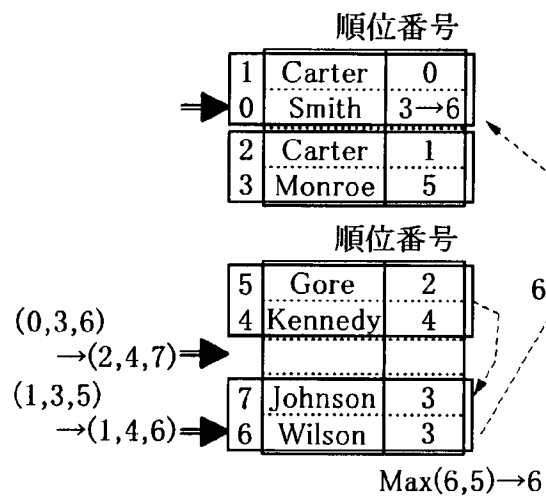


FIG. 20

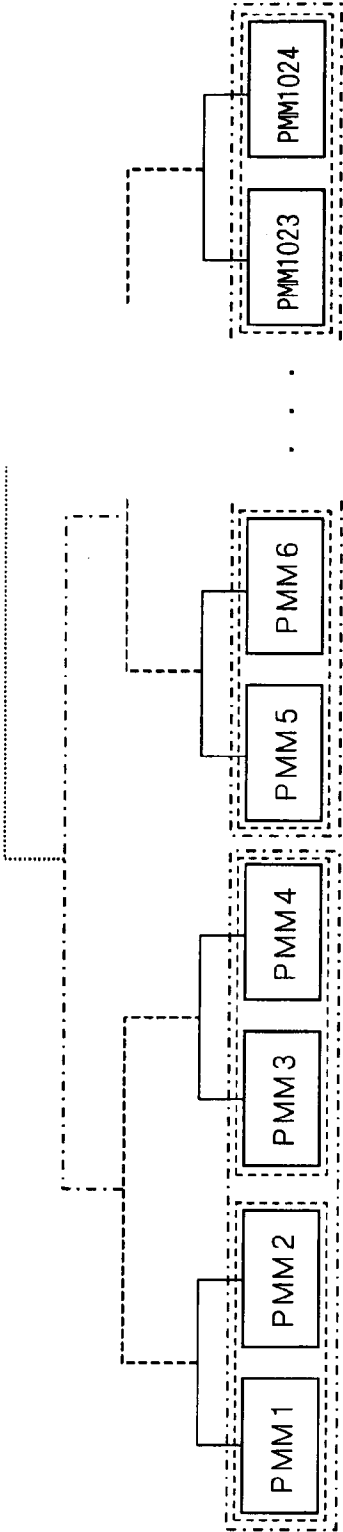


FIG. 21

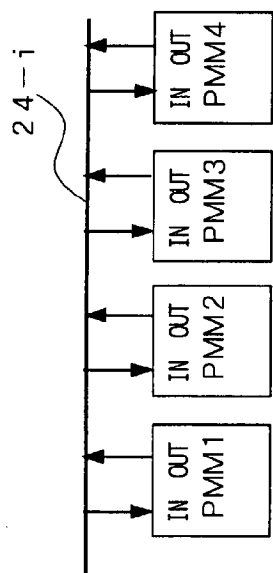


FIG. 22

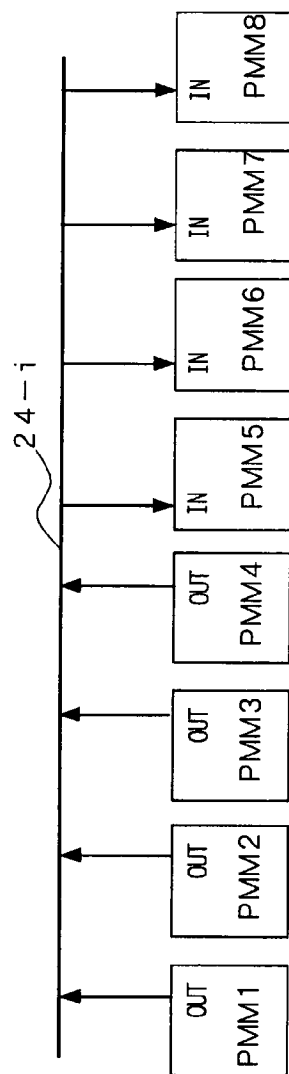


FIG. 23

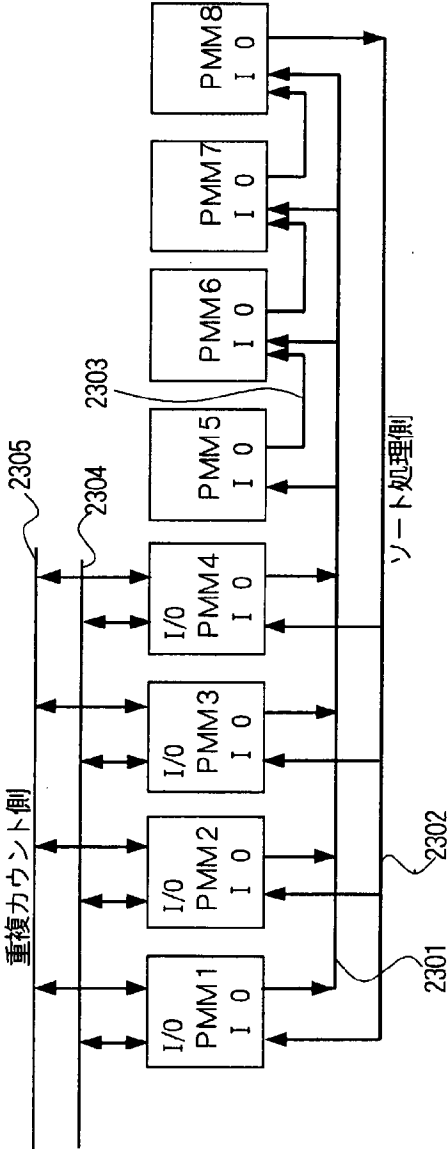


FIG. 24

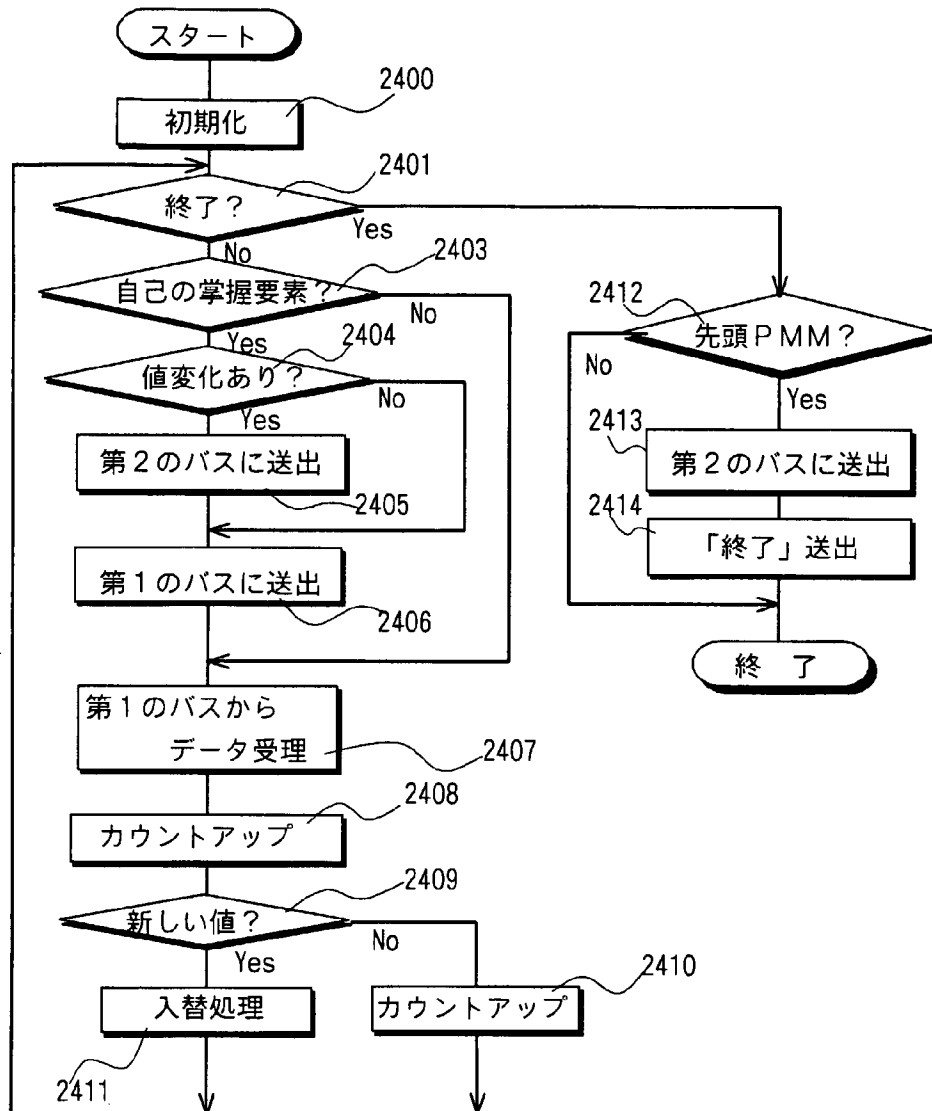


FIG. 25

準備完了状態
PMM1～PMM4までソート完了

順位番号			順位番号 カウンタ	同一値個数 カウンタ	前回値保存 レジスタ
1	Clinton	2	0	0	-
0	Johnson	4			
2	Johnson	5	0	0	-
3	Johnson	6			
5	Carter	0	0	0	-
4	Clinton	3			
7	Carter	1	0	0	-
6	Johnson	7			

FIG. 26

	順位番号		第1のバス	順位番号 カウンタ	同一値個数 カウンタ	前回値保存 レジスタ
PMM1	1	Clinton	2	0→1	0→1	- → Carter
	0	Johnson	4			
PMM2	2	Johnson	5	0→1	0→1	- → Carter
	3	Johnson	6			
PMM3	5	Carter	0	0→1	0→1	- → Carter
	4	Clinton	3			
PMM4	7	Carter	1	0→1	0→1	- → Carter
	6	Johnson	7			

(“Carter”, 1)

FIG. 27

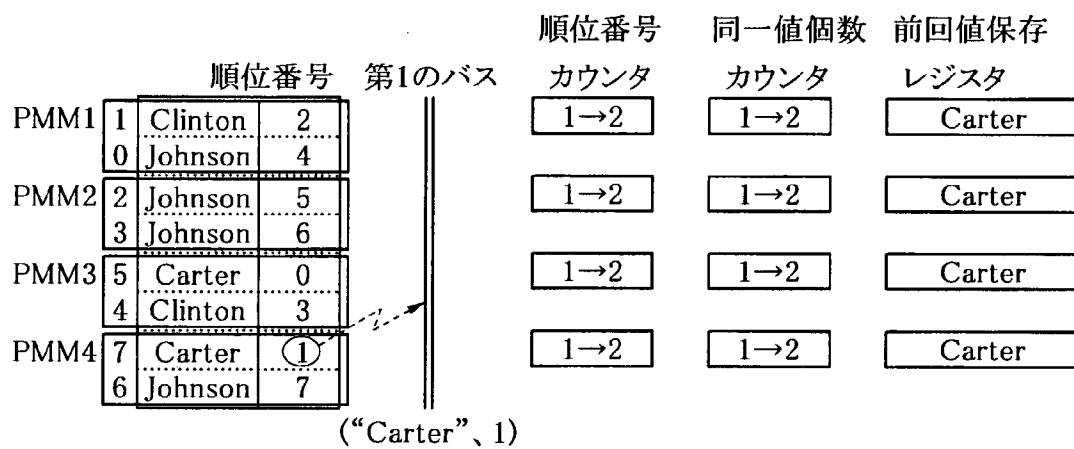


FIG. 28 (a)

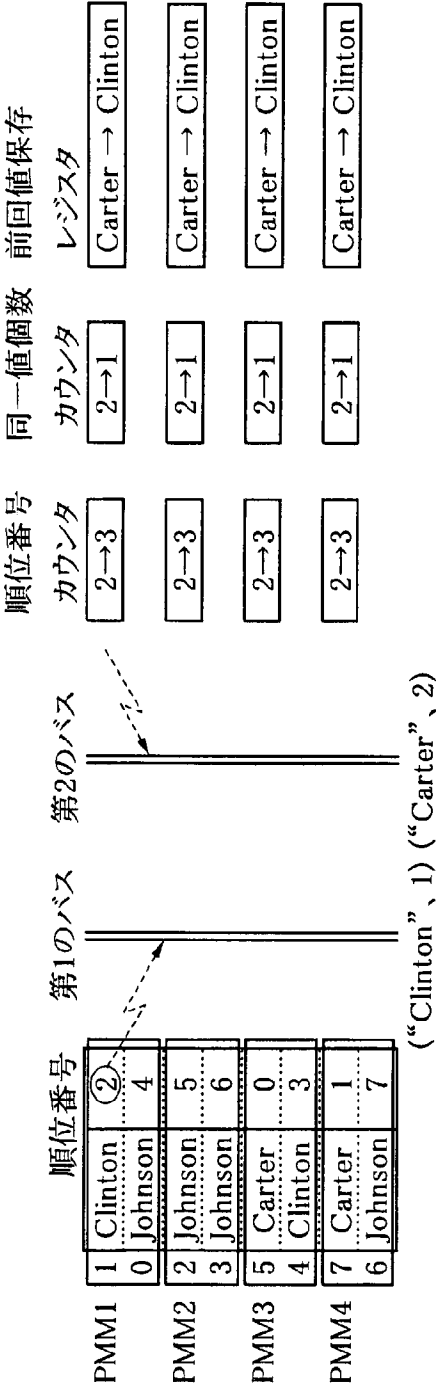


FIG. 28 (b)

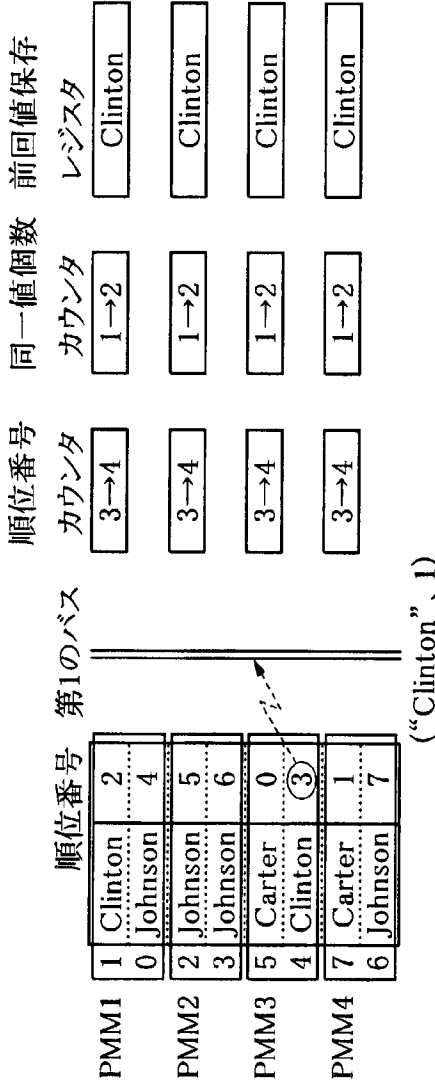


FIG. 29 (a)

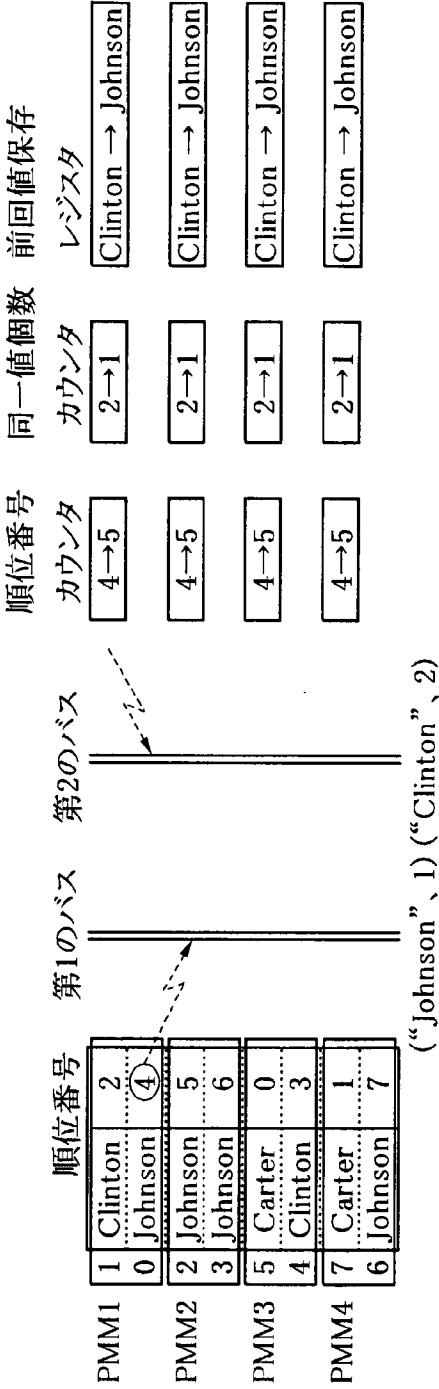


FIG. 29 (b)

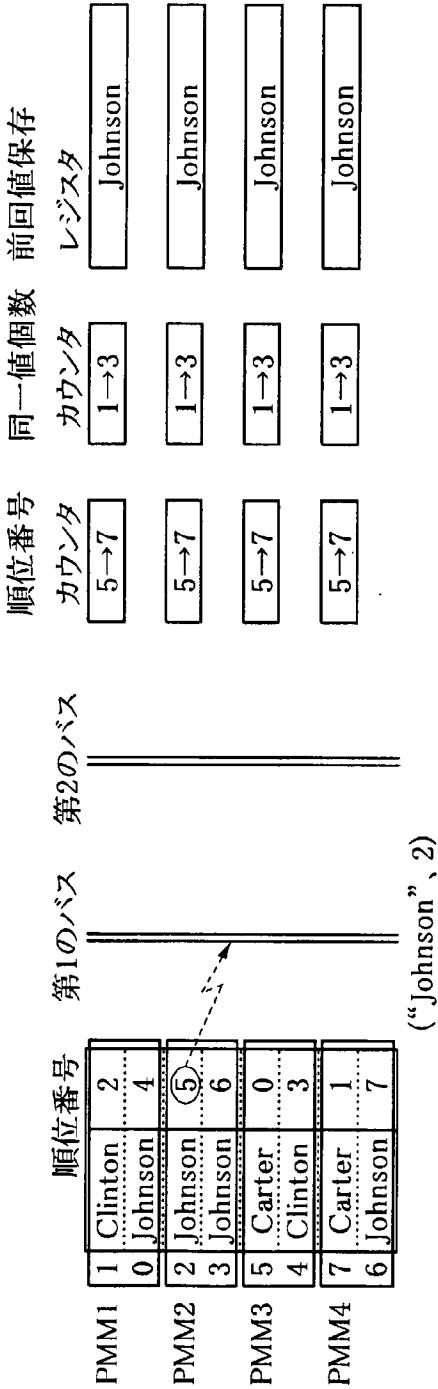


FIG. 30 (a)

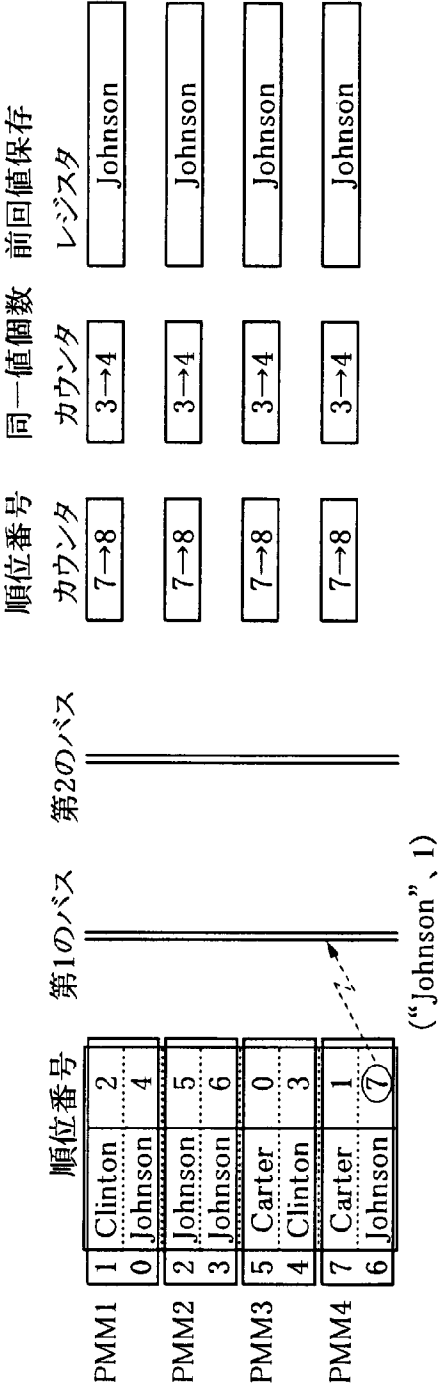


FIG. 30 (b)

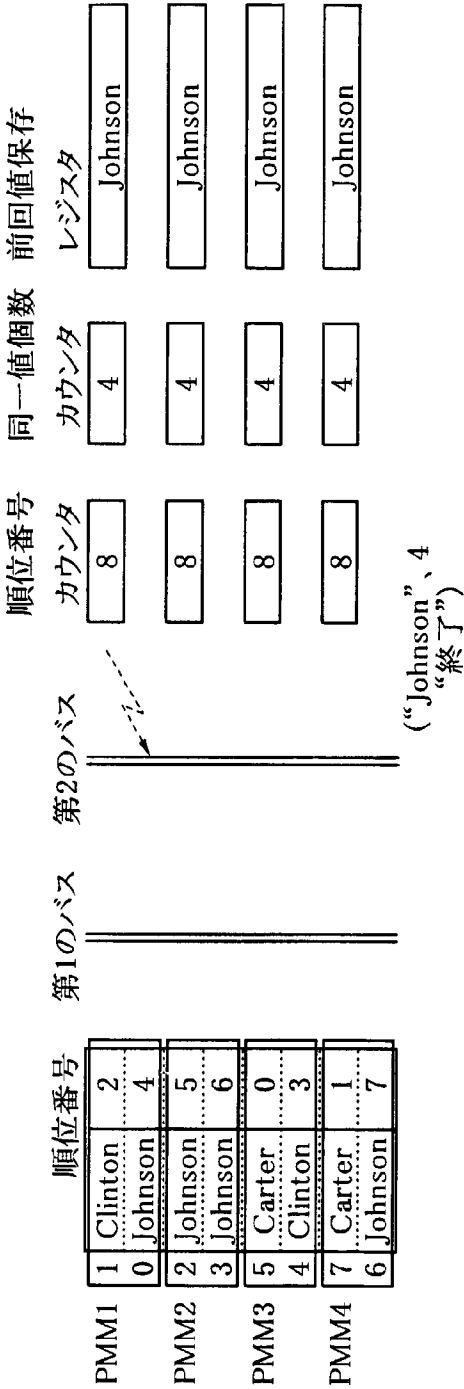


FIG. 31A

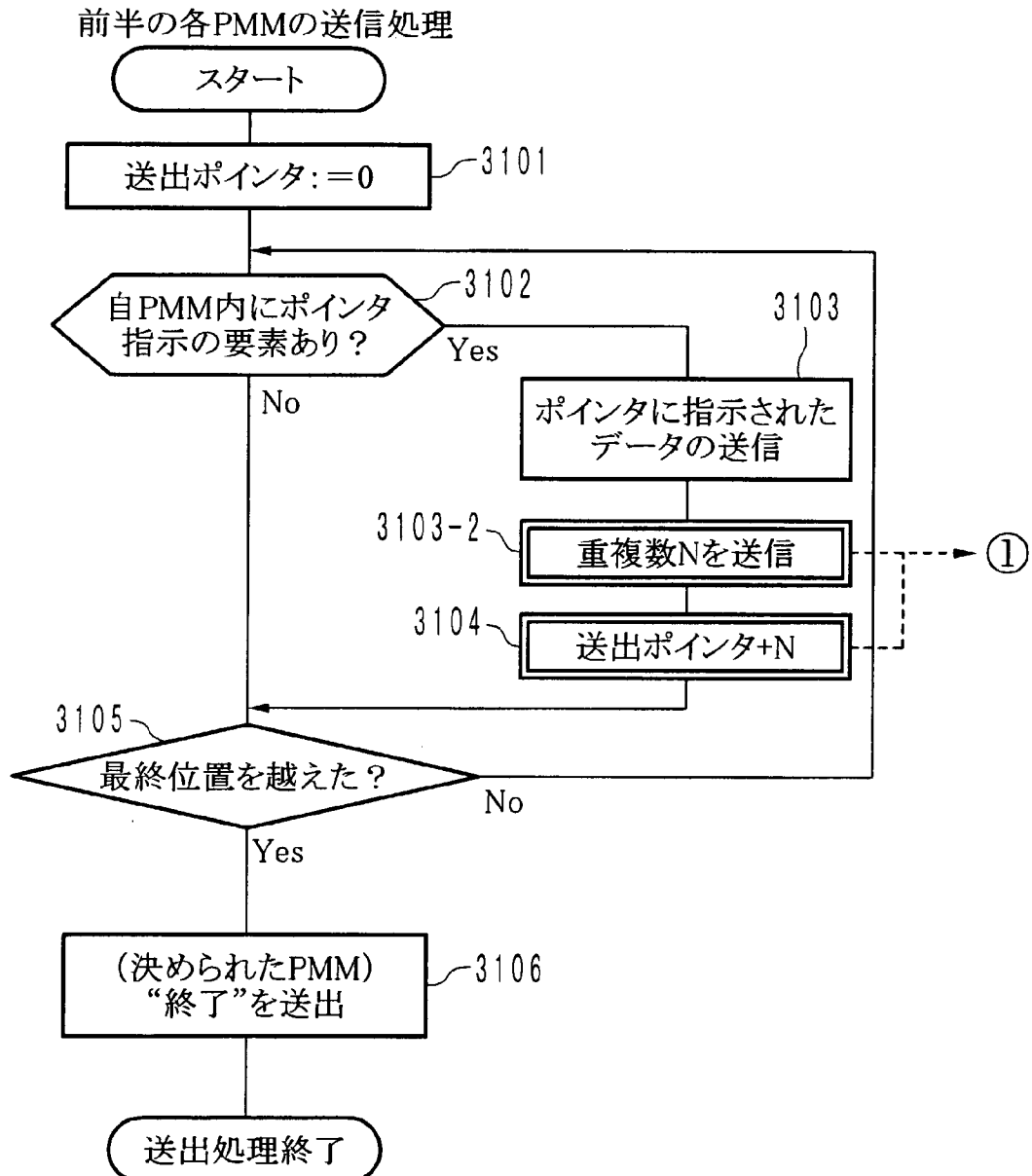


FIG. 31B

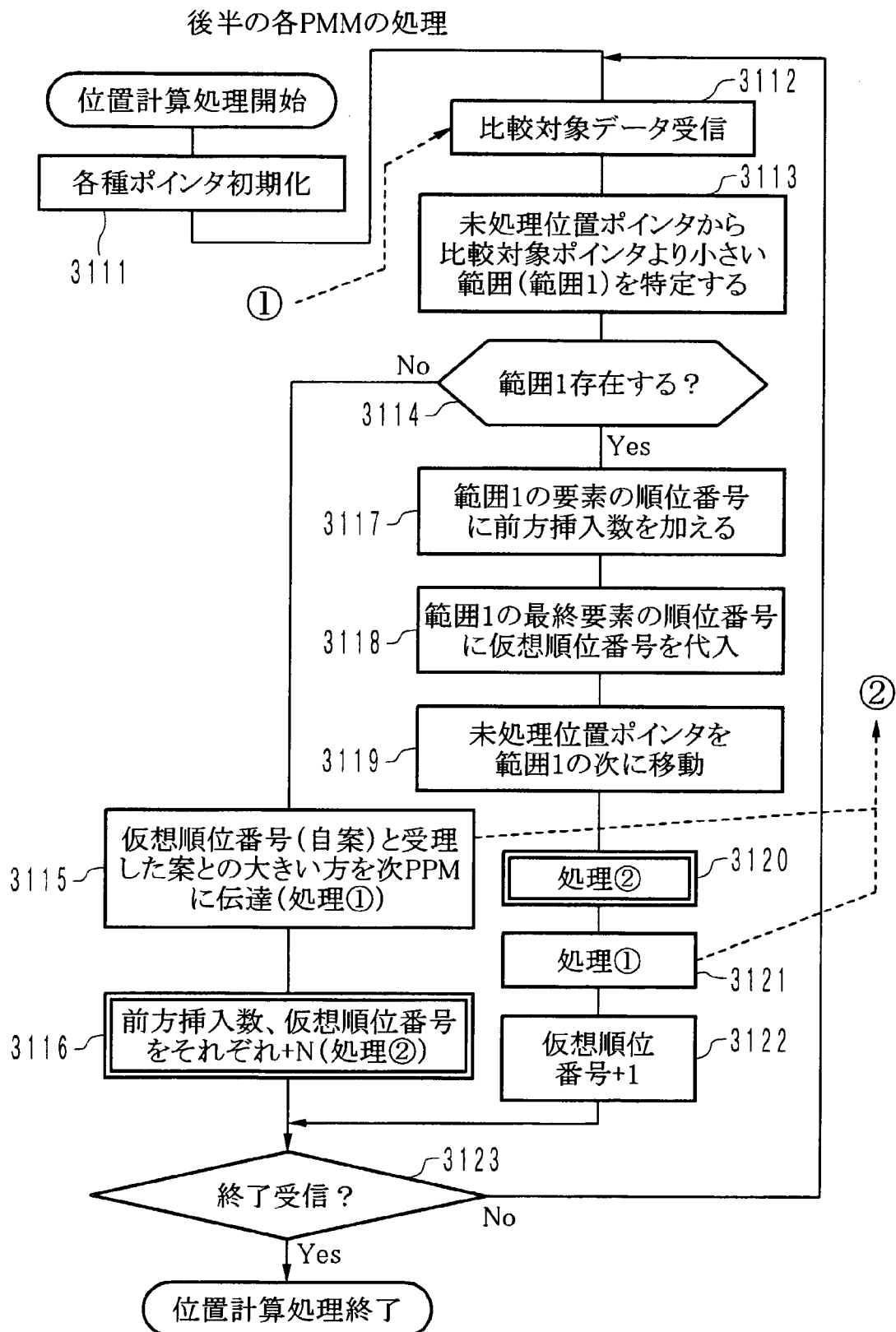


FIG. 31C

前半の各PMMの受信処理

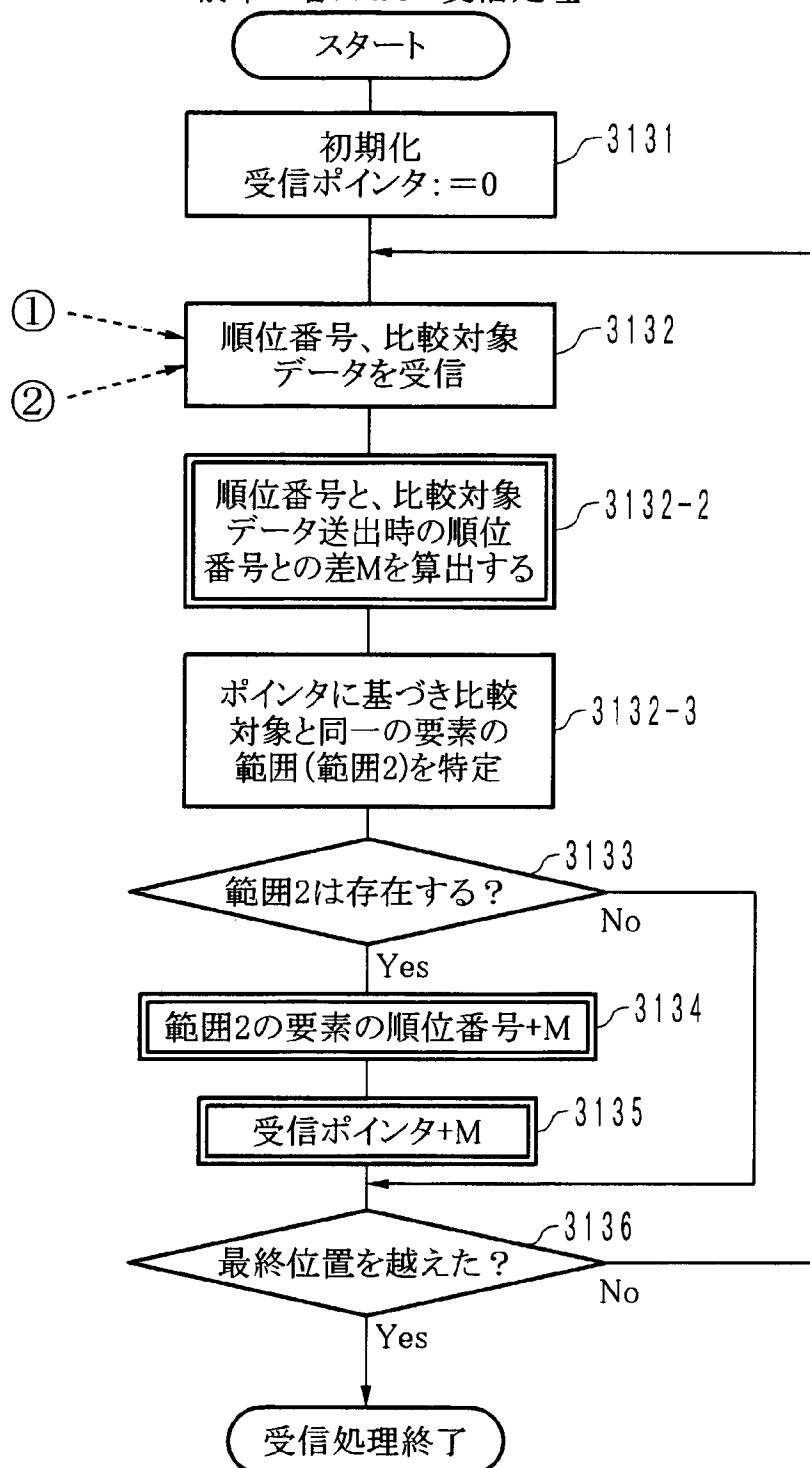


FIG. 32

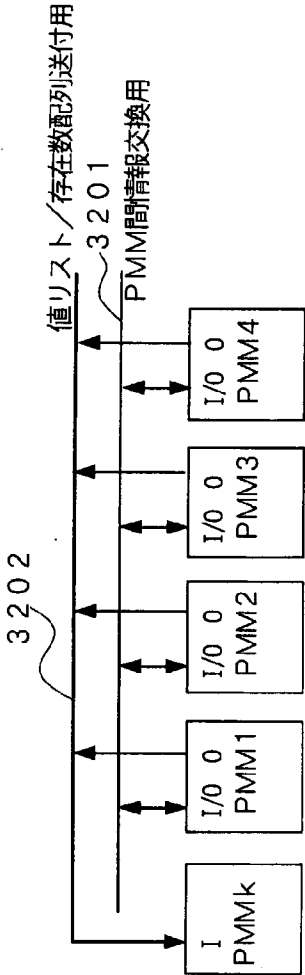


FIG. 33

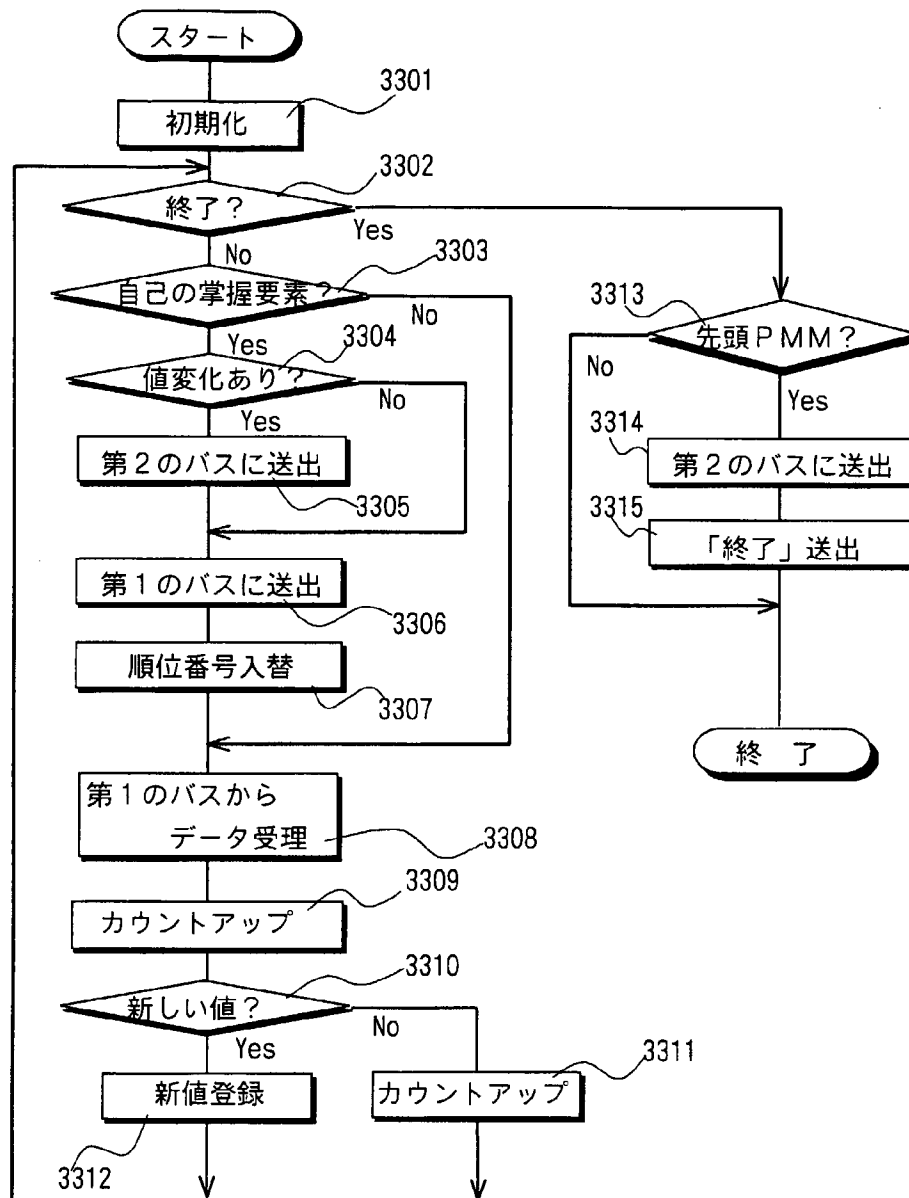


FIG. 35(a)

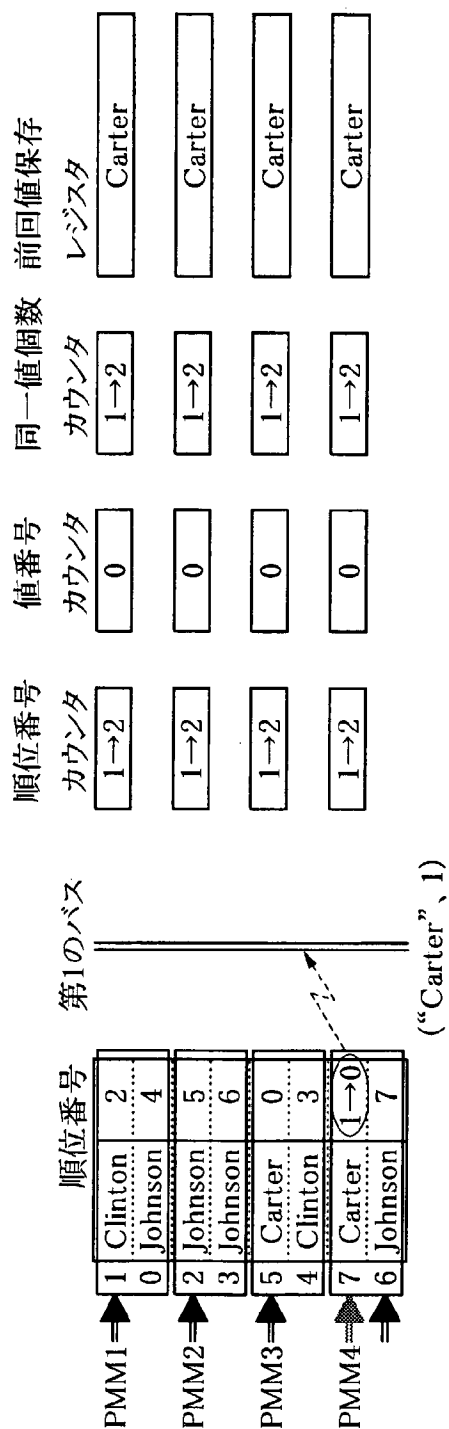


FIG. 35 (b)

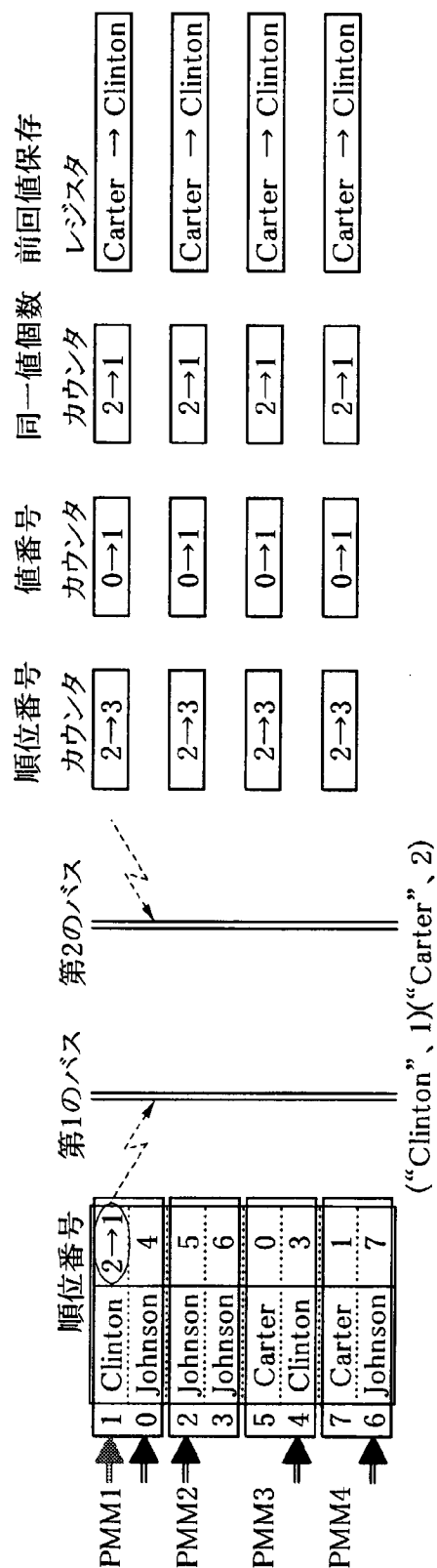


FIG. 37 (a)

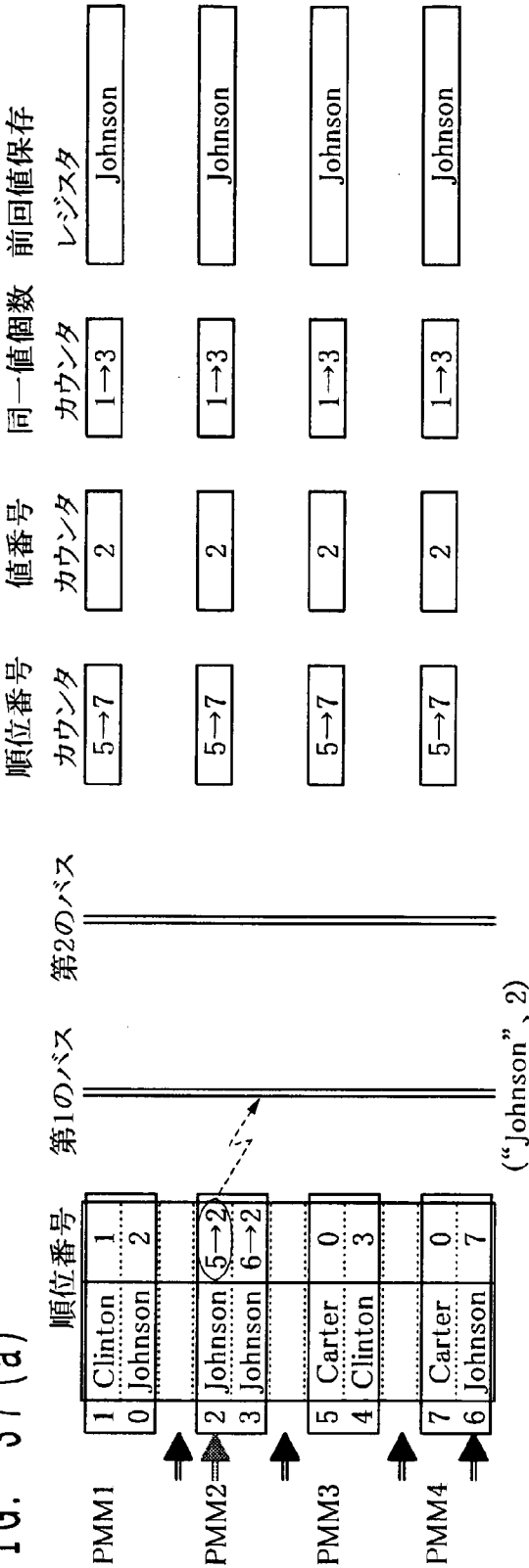


FIG. 37 (b)

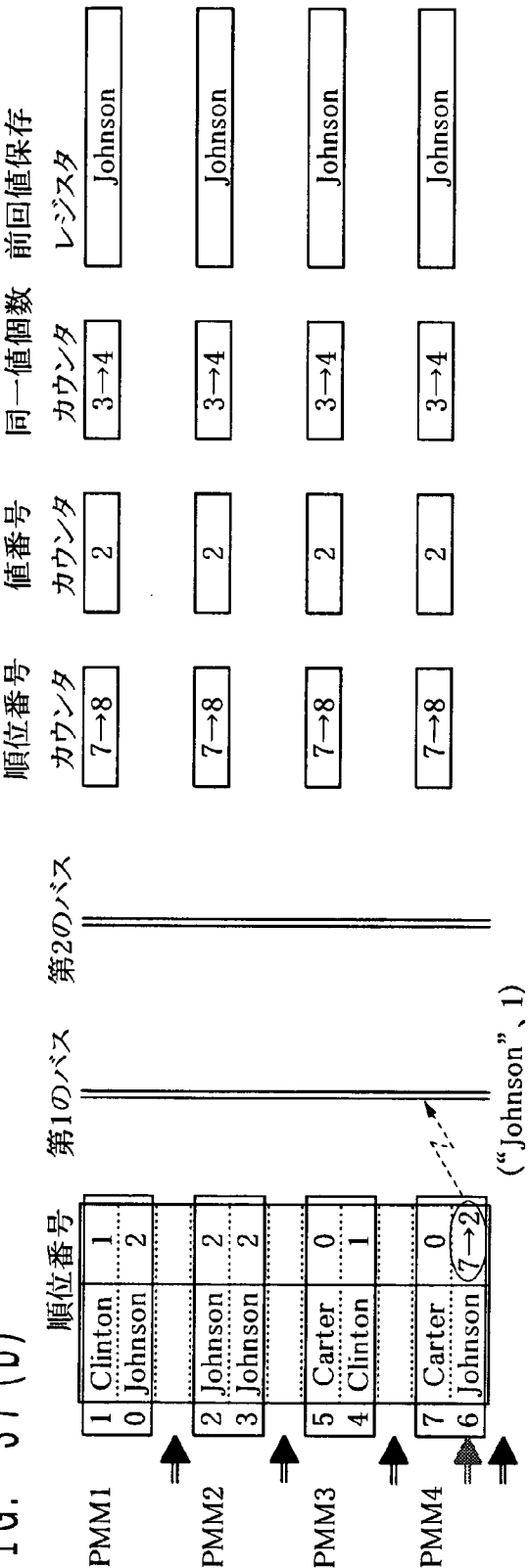


FIG. 38

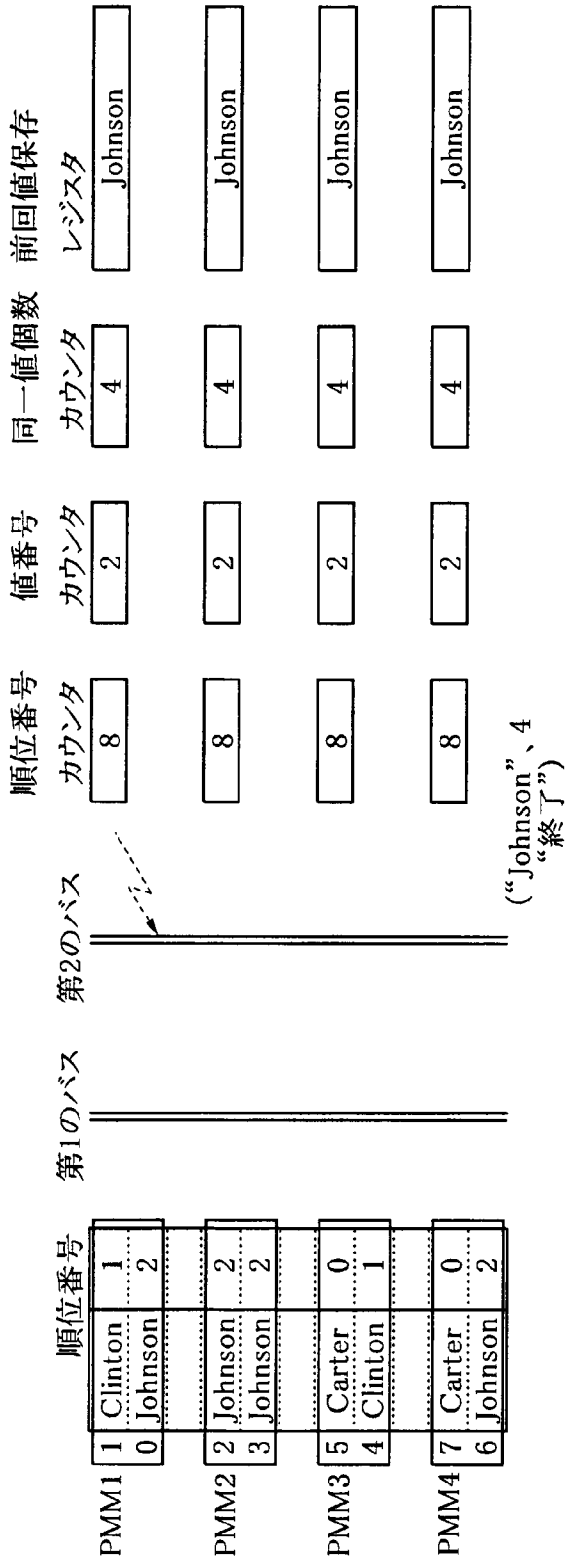


FIG. 39(a)

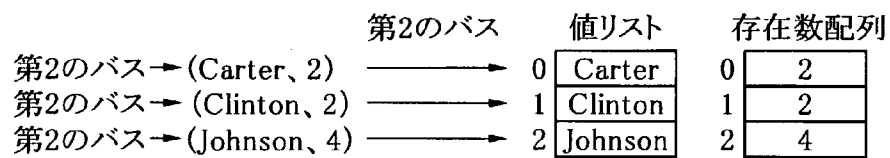


FIG. 39(b)

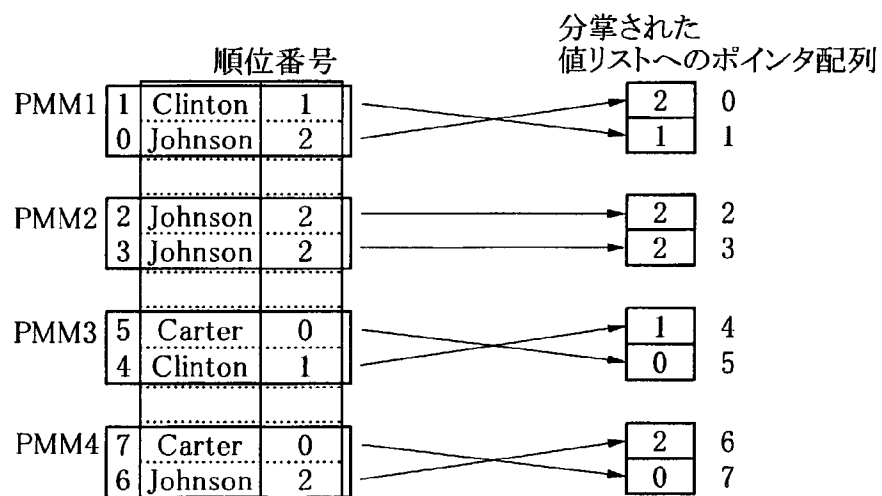


FIG. 40

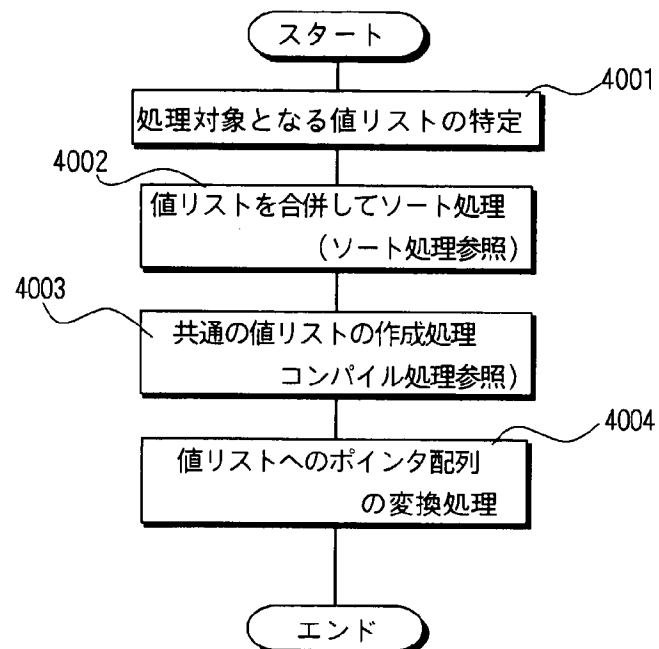


FIG. 41 (a)

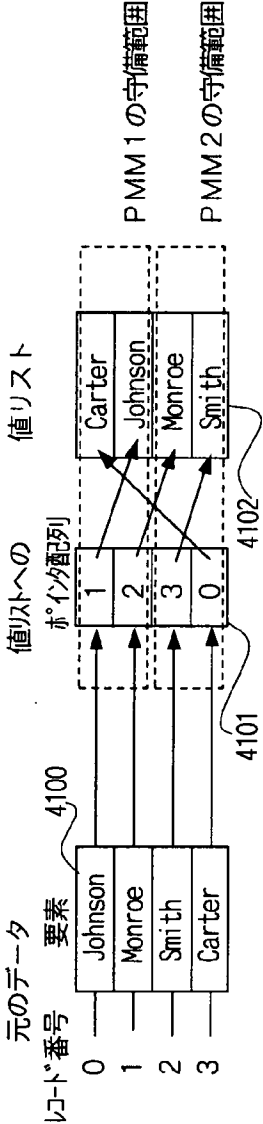


FIG. 41 (b)

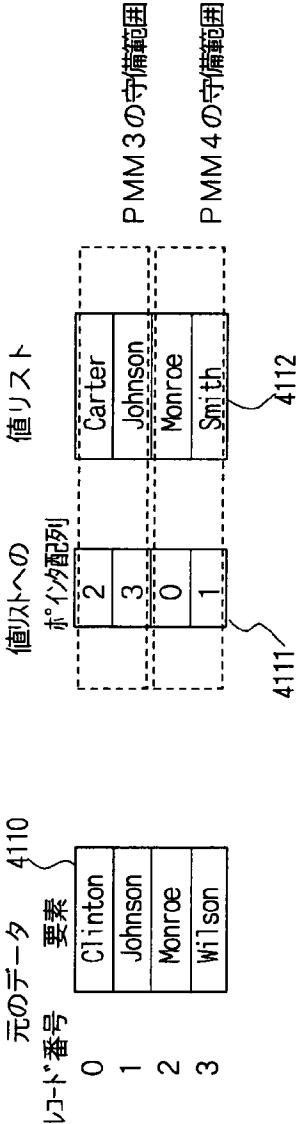


FIG. 42 (a)

0	Carter	0
1	Johnson	1

PMM1の守備範囲

2	Monroe	2
3	Smith	3

PMM2の守備範囲

0	Clinton	0
1	Johnson	1

PMM3の守備範囲 (PMM1でも可)

2	Monroe	2
3	Wilson	3

PMM4の守備範囲 (PMM1でも可)

FIG. 42 (b)

0	Carter	0
1	Johnson	2

PMM1の守備範囲

2	Monroe	4
3	Smith	6

PMM2の守備範囲

0	Clinton	1
1	Johnson	3

PMM3の守備範囲 (PMM1でも可)

2	Monroe	5
3	Wilson	7

PMM4の守備範囲 (PMM1でも可)

FIG. 42 (c)

0	Carter	0
1	Johnson	2

PMM1の守備範囲

2	Monroe	3
3	Smith	4

PMM2の守備範囲

0	Clinton	1
1	Johnson	2

PMM3の守備範囲 (PMM1でも可)

2	Monroe	3
3	Wilson	5

PMM4の守備範囲 (PMM1でも可)

共通化された値リスト

0	Carter
1	Clinton
2	Johnson
3	Monroe
4	Smith
5	Wilson

共通化された存在数配列

0	1
1	1
2	2
3	2
4	1
5	1

FIG. 43 (a)

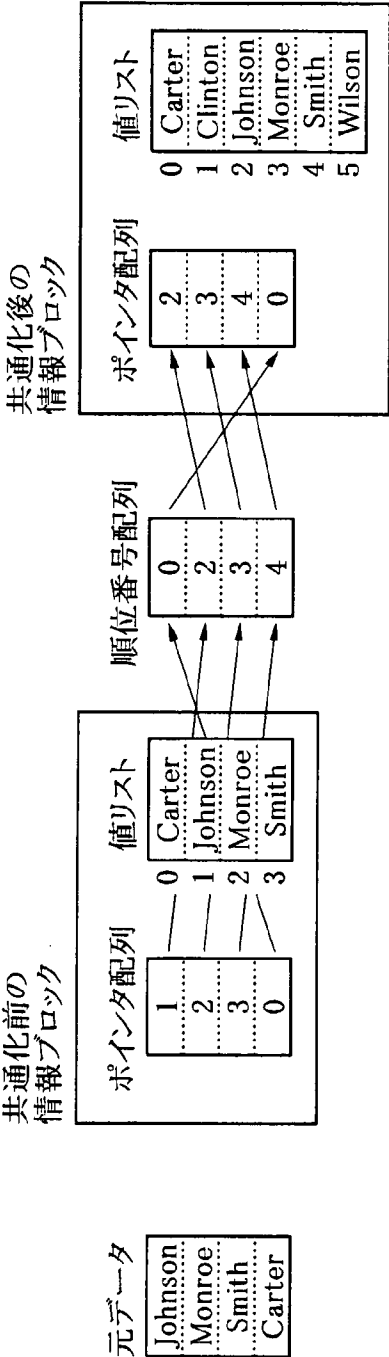


FIG. 43 (b)

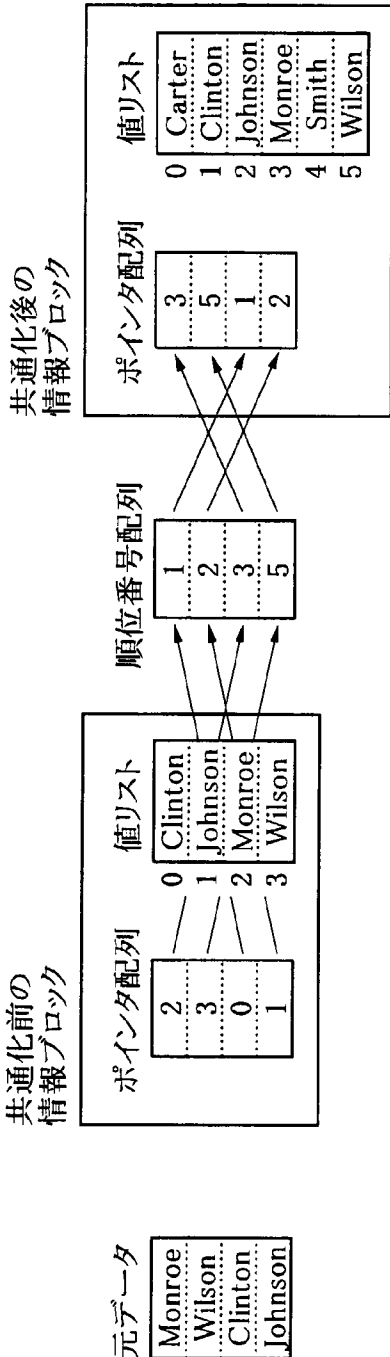


FIG. 44 (a)

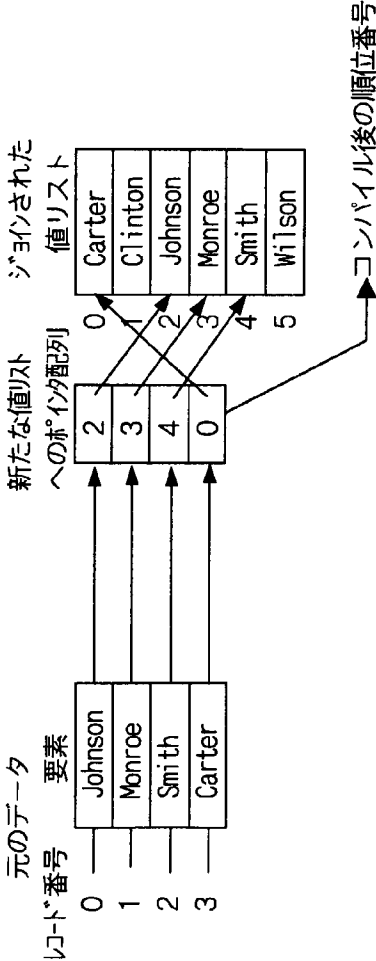


FIG. 44 (b)

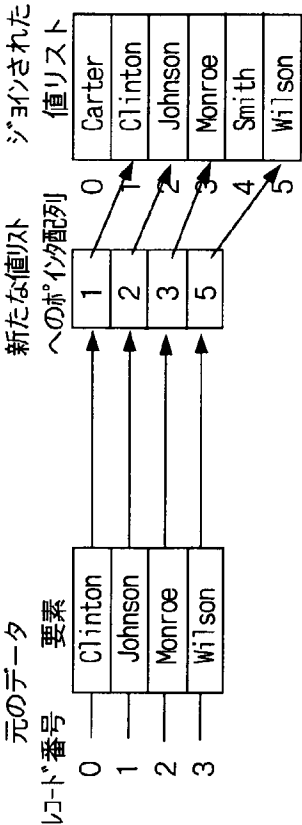
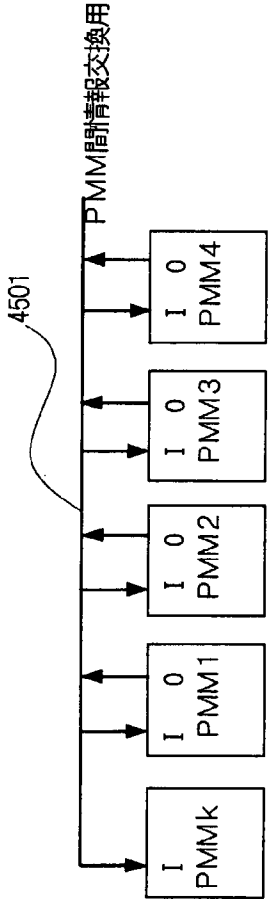


FIG. 45



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP00/08209

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl⁷ G06F7/24

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁷ G06F7/24

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1926-1996 Toroku Jitsuyo Shinan Koho 1994-2001
 Kokai Jitsuyo Shinan Koho 1971-2001 Jitsuyo Shinan Toroku Koho 1996-2001

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	EP, 878758, A1 (MET), 18 November, 1998 (18.11.98) & JP, 10-336216, A	1-14
A	JP, 8-44537, A (Tandem Comput. Inc.), 16 February, 1996 (16.02.96) (Family: none)	1-14
A	JP, 5-35444, A (Hokkaido Nippon Denki Software K.K.), 12 February, 1993 (12.02.93) (Family: none)	1-14

☐ Further documents are listed in the continuation of Box C.
 ☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier document but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

 Date of the actual completion of the international search
 07 February, 2001 (07.02.01)

 Date of mailing of the international search report
 20 February, 2001 (20.02.01)

 Name and mailing address of the ISA/
 Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類 (国際特許分類 (IPC))
Int, Cl⁷ G06F7/24

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int, Cl⁷ G06F7/24

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1926-1996年

日本国公開実用新案公報 1971-2001年

日本国登録実用新案公報 1994-2001年

日本国実用新案登録公報 1996-2001年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	EP, 878758, A1 (MET). 18. 11. 1998 (18. 11. 98) & JP, 10-336216, A	1-14
A	JP, 8-44537, A (タンデム・コンピュータズ・インコーポレイテッド). 16. 2月. 1996 (16. 02. 96) (ファミリーなし)	1-14
A	JP, 5-35444, A (北海道日本電気ソフトウェア株式会社). 12. 2月. 1993 (12. 02. 93) (ファミリーなし)	1-14

☐ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの

「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」 口頭による開示、使用、展示等に言及する文献

「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」 同一パテントファミリー文献

国際調査を完了した日

07. 02. 01

国際調査報告の発送日

20.02.01

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号 100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

田中 友章

5E

9376

電話番号 03-3581-1101 内線 3520